Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Ильшат Ринатович Мухаметзянов
Должность: директор
Дата подписания: 27.12.2021 08:55:09
Уникальный программный ключ:
aba80b84033c9ef196388e9ea0434f90a83a40954ba270e84bcbe64f02d1d8d0

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

федеральное государственное бюджетное образовательное учреждение высшего образования «Казанский национальный исследовательский технический университет им. А.Н. Туполева-КАИ»
(КНИТУ-КАИ)
Чистопольский филиал «Восток»

УТВЕРЖДАЮ
Директор ЧФ КНИТУ-КАИ
_____ И.Р. Мухаметзянов
«02» _____ 2021 г.

РАБОЧАЯ ПРОГРАММА

дисциплины

Б1.В.09 Электроника и микропроцессорная техника

(индекс и наименование дисциплины по учебному плану)

Квалификация: бакалавр

(бакалавр, специалист, инженер, магистр)

Форма обучения: очная

(очная, очно-заочная, заочная)

Направление подготовки / специальность 12.03.01 Приборостроение
(код и наименование направления подготовки / специальности)

Направленность (профиль)

Приборостроение

(наименование *профиля, специализации,* магистерской программы)

Чистополь
2021 г.

Рабочая программа дисциплины разработана в соответствии с требованиями ФГОС ВО по направлению подготовки 12.03.01 Приборостроение, утвержденного приказом Министерства образования и науки РФ от 19.09.2017 № 945.

Разработчик:
Белош В.В., к.т.н., доцент _____
(ФИО, ученая степень, ученое звание) *(подпись)*

Рабочая программа утверждена на заседании кафедры КиТС
от 25.06.2021, протокол № 8.

Заведующий кафедрой КиТС
Классен В.И., д.т.н._____
(ФИО, ученая степень, ученое звание) *(подпись)*

Рабочая программа дисциплины (модуля)	Наименование подразделения	Дата	№ протокола	Подпись
ОДОБРЕНА	Кафедра Приборостроения	29.06.2021	10	Прохоров С.Г.
ОДОБРЕНА	УМК филиала	29.06.2021	5	председатель УМК С.Г.Прохоров
СОГЛАСОВАНА	Научно-техническая библиотека	–	–	зав. сектором библиотеки М.А. Тугашова

1 ИСХОДНЫЕ ДАННЫЕ И КОНЕЧНЫЙ РЕЗУЛЬТАТ ИЗУЧЕНИЯ ДИСЦИПЛИНЫ

1.1 Цель изучения дисциплины

Основной целью учебной дисциплины является формирование у студентов компетенций, связанных со знанием и пониманием основ и принципов построения микропроцессорной техники и программного обеспечения, формирование у студентов профессиональных компетенций, обеспечивающих решение технических задач с использованием микропроцессорной техники

1.2 Задачи дисциплины

Основными задачами изучения дисциплины являются:

1. Формирование у студентов умения разработать структурную, функциональную и электрическую схемы, технические условия функционирования отдельных блоков в соответствии с требованиями технического задания

1.3 Место дисциплины в структуре ОП ВО

Дисциплина «Электроника и микропроцессорная техника» входит в состав части Блока 1, формируемой участниками образовательных отношений образовательной программы бакалавра

1.4 Объем дисциплины и виды учебной работы

Объем дисциплины (модуля) в зачетных единицах с указанием количества академических часов, выделенных на контактную работу обучающихся с преподавателем (по видам учебных занятий) и на самостоятельную работу обучающихся представлены в таблице 1.1

Таблица 1.1, *а* – Объем дисциплины (модуля) для очной формы обучения

Семестр	Общая трудоемкость дисциплины (модуля), в ЗЕ/час	Виды учебной работы											
		Контактная работа обучающихся с преподавателем по видам учебных занятий (аудиторная работа), в т.ч.:							***Самостоятельная работа обучающегося (внеаудиторная работа), в т.ч.:***				
		Лекции	Лабораторные работы	Практические занятия	Курсовая работа (консультация, защита)	Курсовой проект (консультации, защита)	Консультации перед экзаменом	Контактная работа на промежуточной аттестации	Курсовая работа (подготовка)	Курсовой проект (подготовка)	Проработка учебного материала (самоподготовка)	Подготовка к промежуточной аттестации	Форма промежуточной аттестации
6	4ЗЕ/144	32	32	-	-	-	-	0,35	-	-	44,00	35,65	экзамен
7	5ЗЕ/180	32	16					0,35			96,00	35,65	экзамен
Итого	**9ЗЕ/324**	**64**	**48**	**-**	**-**	**-**	**-**	**0,70**	**-**	**-**	**140,00**	**71,30**	

Таблица 1.1, б – Объем дисциплины (модуля) для заочной формы обучения

Семестр	Общая трудоемкость дисциплины (модуля), в ЗЕ/час	Виды учебной работы											
		Контактная работа обучающихся с преподавателем по видам учебных занятий (аудиторная работа), в т.ч.:							***Самостоятельная работа обучающегося (внеаудиторная работа), в т.ч.:***				
		Лекции	Лабораторные работы	Практические занятия	Курсовая работа (консультация, защита)	Курсовой проект (консультации, защита)	Консультации перед экзаменом	Контактная работа на промежуточной аттестации	Курсовая работа (подготовка)	Курсовой проект (подготовка)	Проработка учебного материала (самоподготовка)	Подготовка к промежуточной аттестации	Форма промежуточной аттестации
7	4ЗЕ/144	12	-	4	-	-	-	0,35	-	-	119	8,65	экзамен
8	5ЗЕ/180	8	8	4	-	-	-	0,35			151	8,65	экзамен
Итого	**9ЗЕ/324**	**20**	**8**	**8**	**-**	**-**	**-**	**0,70**	**-**	**-**	**270**	**17,30**	

1.5 Перечень планируемых результатов обучения по дисциплине

Процесс изучения дисциплины направлен на формирование компетенций, представленных в таблице 1.2.

Таблица 1.2 – Формируемые компетенции

Код компетенции	Наименование компетенции	Индикаторы достижения компетенций	Средства оценки
ПК – 1	Способен разработать структурную, функциональную и электрическую схемы, технические условия функционирования отдельных блоков в соответствии с требованиями технического задания	ИД-1$_{ПК-1}$ Идентифицирует ключевые параметры разрабатываемой структурной, функциональной и электрической схемы, технические условия функционирования отдельных блоков в техническом задании	Тестирование, устный опрос на занятии
		ИД-2$_{ПК-1}$ Понимает принципы построения структурной, функциональной и электрической схемы, технические условия функционирования отдельных блоков	отчет по лабораторной работе
		ИД-3$_{ПК-1}$ Анализирует требования технического задания для разработки структурной, функциональной и электрической схемы, технических условий функционирования отдельных блоков	отчет по лабораторной работе
		ИД-4$_{ПК-1}$ Разрабатывает структурную, функциональную и электрическую схемы, технические условия функционирования отдельных блоков по требованиям технического задания	экзамен
ПК – 2	Способен описать отдельные компоненты блоков прибора, обосновать выбор электронных компонентов для них согласно техническим условиям эксплуатации	ИД-1$_{ПК-2}$ Определяет и описывает отдельные компоненты блоков прибора	Тестирование, устный опрос на занятии

		ИД-2$_{ПК-2}$. Анализирует технические условия эксплуатации блоков и компонентов прибора	отчет по лабораторной работе
		ИД-3$_{ПК-2}$. Обосновывает выбор электронных компонентов блоков прибора согласно техническим условиям эксплуатации	экзамен

2 СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

2.1 Структура дисциплины

Содержание дисциплины, структурированное по темам (разделам), с указанием отведенного на них количества академических часов и видов учебных занятий приведены в таблице 2.1.

Таблица 2.1 – Разделы дисциплины и виды занятий

Наименование разделов дисциплины	Всего	Контактная работа обучающихся с преподавателем по видам учебных занятий (без промежуточной аттестации) (в час)			Самостоятельная работа (проработка учебного материала (самоподготовка))
		Лекции	Лаборатор-ные работы	Практиче-ские занятия	
6 семестр					
Раздел 1. Базовые элементы и узлы микропроцессорной техники	54	16	16	-	22,00
Раздел 2. Структура и организация микропроцессоров	54	16	16	-	22,00
Итого за семестр	**108**	**32**	**32**	**-**	**44,00**
7 семестр					
Раздел 3. Микропроцессоры с традиционной архитектурой	72	16	8	-	48
Раздел 4. Микропроцессоры с нетрадиционной архитектурой	72	16	8	-	48
Итого за семестр	**144**	**32**	**16**	**-**	**96**
Итого по дисциплине (без промежуточной аттестации)	**252**	**64**	**48**	**-**	**140**

2.2 Содержание разделов дисциплины

Раздел 1 Базовые элементы и узлы микропроцессорной техники

Триггер как базовый запоминающий элемент микропроцессора. Асинхронные триггеры. Синхронные триггеры.

Схема и таблица истинности RS триггера. Схема и таблица истинности JK триггера. Схема и таблица истинности D-триггера.

Схема T-триггера на основе JK – триггера. Счетный триггер на основе D – триггера.

Схема и принцип действия регистра. Регистр с третьим состоянием. Регистровая память.

Схема и принцип действия двоичного счетчика. Суммирующий асинхронный двоичный счетчик. Вычитающий асинхронный двоичный счетчик.

Двоичный счетчик по произвольному основанию.

Схема и принцип действия дешифратора. Линейный дешифратор. Двухкаскадный дешифратор. Матричный дешифратор.

Схема и принцип действия шифратора.

Схема и принцип действия мультиплексора.

Схема и принцип действия многоразрядного сумматора.

.

Раздел 2 Структура и организация микропроцессоров

Арифметико-логическое устройство. Запоминающие устройства. Устройства ввода/вывода данных.

Организация памяти микропроцессора. Способы построения ОЗУ, канал прямого доступа в память.

Организация ввода-вывода. Режимы работы микропроцессора. Организация прерываний. Организация ввода-вывода. Согласование форматов данных. Организация режима обмена. Адресация внешнего устройства.

Организация передачи информации по шинам микропроцессора. Асинхронный способ передачи данных. Синхронная передача. Стробирование сигналов на шинах данных. Передача данных по шине по методу «запрос-ответ».

Организация прерываний в микропроцессоре. Внутренние и внешние прерывания. Определение источника прерывания путем опроса устройств. Подсистема прерываний. Векторное прерывание.

Раздел 3. Микропроцессоры традиционной архитектурой

Универсальные микропроцессоры с CISC-архитектурой. Универсальные микропроцессоры с RISC-архитектурой.

Многоэлементная обработка. Многофазная (многостадийная) обработка.

Архитектура микропроцессорных систем SISD. Архитектура микропроцессорных систем SIMD. Архитектура микропроцессорных систем MISD. Архитектура микропроцессорных систем MIMD.

Многопроцессорные системы с общей памятью. Многопроцессорные системы с распределенной памятью.

Многопроцессорные системы SMP. Многопроцессорные системы с топологией полный граф. Многопроцессорные системы с топологией двумерный гиперкуб. Понятие когерентности КЭШ.

Коммутатор внутренней памяти микропроцессорной системы. Понятие неблокирующего коммутатора.

Коммутирующие элементы: "прямое соединение", "перекрестное соединение", "верхнее раздвоение", "нижнее раздвоение".

Микропроцессор с жестким алгоритмом управления. Микропроцессор с микропрограммным управлением.

Синхронные микропроцессоры. Асинхронные микропроцессоры.

Раздел 4. Микропроцессоры с нетрадиционной архитектурой

Ассоциативные, матричные и коммуникационные процессоры. Ассоциативный способ обработки данных. Ассоциативные системы SIMD-класса. Матричный процессор с общим управляющим устройством и несколькими процессорными элементами. Коммуникационный процессор с собственной памятью и высокоскоростными внешними каналами.

Процессоры баз данных. Микропроцессорные программно-аппаратные комплексы для систем управления базами данных.

Процессоры цифровой обработки сигналов. Основные особенности цифровой обработки сигналов. Построение цифровых сигнальных процессоров.

Транспьютеры. Нейронная архитектура. Основное назначение транспьютеров. Состав и структура транспьютерного модуля. Применение прямых последовательных коммуникационных каналов. Концепция построения нейрокомпьютеров. Модель искусственного нейрона. Состав и структура нейронного модуля.

2.3 Курсовая работа (курсовой проект)

Не предусмотрено учебным планом.

3 ОЦЕНОЧНЫЕ МАТЕРИАЛЫ И МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ

3.1 Содержание оценочных средств и их соответствие запланированным результатам обучения

Текущий контроль успеваемости обеспечивает оценивание хода освоения дисциплины (модуля). Содержание оценочных материалов текущего контроля представлено в таблице 3.1.

Таблица 3.1 – Оценочные материалы текущего контроля

Виды учебных занятий	Наименование оценочного средства текущего контроля	Код и индикатор достижения компетенции
Лекции	Тестовые задания текущего контроля по трем разделам дисциплины, вопросы на занятиях	ИД-$1_{ПК-1}$ ИД-$1_{ПК-2}$
Лабораторные работы	Вопросы к лабораторным работам	ИД-$2_{ПК-1}$ ИД-$2_{ПК-2}$
Самостоятельная работа	Вопросы для самоподготовки, тестирование	ИД-$1_{ПК-1}$, ИД-$2_{ПК-1}$, ИД-$3_{ПК-1}$ ИД-$4_{ПК-1}$ ИД-$1_{ПК-2}$, ИД-$2_{ПК-2}$, ИД-$3_{ПК-2}$

Типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности, характеризующие процесс формирования компетенций в ходе освоения образовательной программы.

Примеры тестовых заданий текущего контроля:

1. Асинхронные триггеры

Имеют только информационные входы и срабатывают сразу после изменения сигналов на входах
Имеют дополнительный сигнал, который подается на тактирующий вход
Имеют информационные входы и срабатывают сразу после изменения сигналов на тактовых входах
Имеют дополнительный сигнал, который подается на синхронизирующий вход

2. Синхронные триггеры

Имеют дополнительный сигнал, который подается на тактирующий вход
Имеют только информационные входы и срабатывают сразу после изменения сигналов на входах
Имеют дополнительный сигнал, который подается на вход выбора кристалла
Имеют информационные входы и срабатывают сразу после подачи сигнала питания

3. Таблица истинности RS триггера: установка триггера в состояние Q=0

SH=1, RH=0
SH=0, RH=1
SH=0, RH=0
SH=1, RH=1

4. Таблица истинности RS триггера: установка триггера в состояние Q=1
SH=0, RH=1
SH=1, RH=0
SH=1, RH=1
SH=0, RH=0

5. Таблица истинности JK триггера: установка триггера в состояние Q=1
J=1, K=0
J=0, K=1
J=1, K=1
J=0, K=0

6. Таблица истинности JK триггера: установка триггера в состояние Q=0
J=0, K=1
J=1, K=0
J=1, K=1
J=0, K=0

7. Схема D-триггера
Вход S объединить со входом R с помощью инвертора
Вход C объединить со входом R с помощью инвертора
Выход Q объединить со входом R с помощью инвертора
Выход Q объединить со входом S с помощью инвертора

Примеры тем устных опросов на занятиях:

1. Триггер как базовый запоминающий элемент микропроцессора.
2. Асинхронные триггеры.
3. Синхронные триггеры.
4. Схема и таблица истинности RS триггера.
5. Схема и таблица истинности JK триггера.
6. Схема и таблица истинности D-триггера.
7. Схема T-триггера на основе JK – триггера.
8. Счетный триггер на основе D – триггера.
9. Схема и принцип действия регистра.
10. Регистр с третьим состоянием.
11. Регистровая память.

Полный комплект контрольных заданий или иных материалов, необходимых для оценивания результатов обучения по дисциплине (модулю), практике хранится на кафедре-разработчике в бумажном или электронном виде.

3.2 Содержание оценочных материалов промежуточной аттестации

Промежуточная аттестация обеспечивает оценивание промежуточных/ окончательных результатов обучения по дисциплине.

Для оценки степени сформированности компетенций используются оценочные материалы, включающие тестовые задания и контрольные (экзаменационные) вопросы.

Тестовые задания промежуточного контроля ТПК-1 представляют собой совокупность вопросов теста текущего контроля ТК-1 и теста текущего контроля ТК-2.

Тестовые задания промежуточного контроля ТПК-2 представляют собой совокупность вопросов теста текущего контроля ТК-3 и теста текущего контроля ТК-4.

Примеры тестовых заданий промежуточной аттестации:

Тест промежуточного контроля (ТПК -1)

1. Асинхронные триггеры

Имеют только информационные входы и срабатывают сразу после изменения сигналов на входах

Имеют дополнительный сигнал, который подается на тактирующий вход

Имеют информационные входы и срабатывают сразу после изменения сигналов на тактовых входах

Имеют дополнительный сигнал, который подается на синхронизирующий вход

2. Синхронные триггеры

Имеют дополнительный сигнал, который подается на тактирующий вход

Имеют только информационные входы и срабатывают сразу после изменения сигналов на входах

Имеют дополнительный сигнал, который подается на вход выбора кристалла

Имеют информационные входы и срабатывают сразу после подачи сигнала питания

3. Таблица истинности RS триггера: установка триггера в состояние Q=0

SH=1, RH=0

SH=0, RH=1

SH=0, RH=0

SH=1, RH=1

4. Таблица истинности RS триггера: установка триггера в состояние Q=1

SH=0, RH=1

SH=1, RH=0

SH=1, RH=1

SH=0, RH=0

5. Таблица истинности JK триггера: установка триггера в состояние Q=1

J=1, K=0

J=0, K=1

J=1, K=1

J=0, K=0

6. Таблица истинности JK триггера: установка триггера в состояние Q=0

J=0, K=1

J=1, K=0

J=1, K=1
J=0, K=0

7. Схема D-триггера
Вход S объединить со входом R с помощью инвертора
Вход C объединить со входом R с помощью инвертора
Выход Q объединить со входом R с помощью инвертора
Выход Q объединить со входом S с помощью инвертора

8. Адресация внешнего устройства
Регистры внешних устройств адресуются также, как и ячейки памяти
Регистры внешних устройств адресуются через регистры стека
Регистры внешних устройств адресуются через слово состояния процессора
Регистры внешних устройств имеют виртуальные адреса

9. Ввод-вывод в режиме опроса готовности
Процессор постоянно работает с регистром команд и состояний внешнего устройства
Процессор постоянно работает с регистрами буфера внешнего устройства
Процессор постоянно работает с регистрами стека
Процессор постоянно работает с виртуальными регистрами

10. Ввод-вывод в режиме прерывания от внешнего устройства
Процессор по сигналу прерывания от внешнего устройства читает данные из регистра данных внешнего устройства
Процессор по сигналу прерывания от внешнего устройства читает данные из регистра стека внешнего устройства
Процессор по сигналу прерывания от внешнего устройства читает данные из памяти внешнего устройства
Процессор по сигналу прерывания от внешнего устройства читает данные из виртуального регистра внешнего устройства

11.Локальный интерфейс процессора Intel 80386
Данные на шине стробируются сигналом READY
Данные на шине стробируются сигналом ADS#
Данные на шине стробируются сигналом DATA#
Данные на шине стробируются сигналом CLOCK

12. Локальный интерфейс процессора Intel 80386
Адрес устройства на шине сопровождается стробом ADS#
Адрес устройства на шине сопровождается стробом READY

Адрес устройства на шине сопровождается стробом CLOCK
Адрес устройства на шине сопровождается стробом DATA#

13. Векторное прерывание
Каждый источник запроса посылает процессору управляющее слово
Каждый источник запроса посылает слово состояния процессора
Каждый источник запроса посылает процессору указатель стека
Каждый источник запроса посылает процессору виртуальный адрес

Примеры контрольных вопросов:

1. Арифметико-логическое устройство. Запоминание результатов операций. Запоминающие элементы.
2. Назначение устройства управления
3. Структура команд процессора
4. Счетчик команд
5. Регистр команд
6. Структурная схема микро ЭВМ
7. Триггеры. Синхронные и асинхронные триггеры
8. RS триггеры. Принцип работы RS триггера
9. Таблица истинности и временные диаграммы RS триггера
10. Синхронный RS триггер, временные диаграммы
11. Двухступенчатый синхронный RS триггер, временные диаграммы
12. JK – триггер, таблица истинности, временные диаграммы
13. T - триггер, таблица истинности, временные диаграммы
14. Счетный триггер. Счетный триггер на D - триггере
15. D - триггер, таблица истинности, временные диаграммы
16. D - триггер с динамическим управлением
17. Регистр. Регистр с третьим состоянием
18. Стек. Хранилище данных магазинного типа. Глубина стека. Указатель стека
19. Асинхронный двоичный счетчик. Суммирующие и вычитающие счетчики
20. Счетчики по произвольному основанию
21. Дешифраторы. Линейный дешифратор
22. Дешифраторы. Двухкаскадный дешифратор
23. Дешифраторы. Матричный дешифратор
24. Шифраторы
25. Мультиплексоры

26. Сумматоры

3.3 Оценка успеваемости обучающихся

Текущий контроль успеваемости и промежуточная аттестация по дисциплине осуществляется в соответствии с балльно-рейтинговой системой по 100-балльной шкале. Балльные оценки для контрольных мероприятий представлены в таблице 3.2а, 3.2б. Пересчет суммы баллов в традиционную оценку представлен в таблице 3.3.

Таблица 3.2а – Балльные оценки для контрольных мероприятий

Наименование контрольного мероприятия	Максимальный балл на первую аттестацию	Максимальный балл за вторую аттестацию	Максимальный балл за третью аттестацию	Всего за семестр
6 семестр				
Тестирование	15	15		30
Отчет по лабораторной работе	10	10		20
Итого (максимум за период)	**25**	**25**		**50**
Экзамен				**50**
Итого				**100**

Таблица 3.2б – Балльные оценки для контрольных мероприятий

Наименование контрольного мероприятия	Максимальный балл на первую аттестацию	Максимальный балл за вторую аттестацию	Максимальный балл за третью аттестацию	Всего за семестр
7 семестр				
Тестирование	15	15		30
Отчет по лабораторной работе	10	10		20
Итого (максимум за период)	**25**	**25**		**50**
Экзамен				**50**
Итого				**100**

Таблица 3.3. Шкала оценки на промежуточной аттестации

Выражение в баллах	Словесное выражение при форме промежуточной аттестации - зачет	Словесное выражение при форме промежуточной аттестации - экзамен
от 86 до 100	Зачтено	Отлично
от 71 до 85	Зачтено	Хорошо
от 51 до 70	Зачтено	Удовлетворительно
до 51	Не зачтено	Не удовлетворительно

4 ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

4.1 Учебно-методическое и информационное обеспечение дисциплины

4.1.1 Основная литература

1. Постников, А.И. Схемотехника ЭВМ : учеб. пособие / А.И. Постников, В.И. Иванов, О.В. Непомнящий. - Красноярск : Сиб. федер. ун-т, 2018. - 284 с. - ISBN 978-5-7638-3701-8. - Текст: электронный. - URL: https://znanium.com/catalog/product/1032087 (дата обращения: 04.11.2020). – Режим доступа: по подписке. (www.znanium.com)
2. Суханова, Н. В. Основы электроники и цифровой схемотехники : учебное пособие / Н. В. Суханова. — Воронеж : ВГУИТ, 2017. — 95 с. — ISBN 978-5-00032-226-0. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/106780 (дата обращения: 04.11.2020). — Режим доступа: для авториз. пользователей.
3. Китаев, Ю. В. Основы микропроцессорной техники : учебное пособие / Ю. В. Китаев. — Санкт-Петербург : НИУ ИТМО, [б. г.]. — Часть 1 — 2016. — 51 с. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/91388 (дата обращения: 04.11.2020). — Режим доступа: для авториз. пользователей.

4.1.2 Дополнительная литература:

1. Смирнов, Ю. А. Основы микроэлектроники и микропроцессорной техники : учебное пособие / Ю. А. Смирнов, С. В. Соколов, Е. В. Титов. — 2-е изд., испр. — Санкт-Петербург : Лань, 2013. — 496 с. — ISBN 978-5-8114-1379-9. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/12948 (дата обращения: 04.11.2020). — Режим доступа: для авториз. пользователей.
2. Павлов, А.В. Архитектура вычислительных систем [Электронный ресурс] : учеб. пособие — Электрон. дан. — Санкт-Петербург : НИУ ИТМО, 2016. — 86 с. — Режим доступа: https://e.lanbook.com/book/91328. — Загл. с экрана.

4.1.3 Методическая литература к выполнению практических и/или лабораторных работ

1. Методические указания для выполнения лабораторных работ по дисциплине «Электроника и микропроцессорная техника» в электронном виде (библиотека ЧФ КНИТУ-КАИ).

4.1.4 Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине (модулю)

Организовано взаимодействие обучающегося и преподавателя с использованием электронной информационно-образовательной среды КНИТУ-КАИ.

1. Белош В.В. «Электроника и микропроцессорная техника» [Электронный ресурс]: Методические материалы по курсу дистанционного обучения по направлению подготовки бакалавров 09.03.01 «Информатика и ВТ» / КНИТУ-КАИ, Казань, 2016 – Доступ по логину и паролю. URL: https://bb.kai.ru:8443/webapps/blackboard/content/listContentEditable.jsp?course_id=_14899_1&crosscoursenavrequest=true&crosscoursenavrequest=true&crosscoursenavrequest=true&content_id=_349098_1&crosscoursenavrequest=true

4.1.5 Перечень ресурсов информационно-телекоммуникационной сети «Интернет», профессиональных баз данных, информационно-справочных систем, используемых при осуществлении образовательного процесса по дисциплине (модулю)

1. Электронно-библиотечная система учебной и научной литературы. URL: https://e.lanbook.com/.
2. Электронно-библиотечная система учебной и научной литературы. URL: http://znanium.com/.
3. Электронно-библиотечная система учебной и научной литературы. URL: https://urait.ru/.
4. Научно-техническая библиотека КНИТУ-КАИ. URL: http://library.kai.ru/.
5. Единое окно доступа к информационным ресурсам. URL: http://window.edu.ru.

4.2 Материально-техническое обеспечение дисциплины (модуля) и требуемое программное обеспечение

Описание материально-технической базы и программного обеспечения, необходимого для осуществления образовательного процесса по дисциплине (модулю) приведено соответственно в таблицах 4.1 и 4.2.

Таблица 4.1 – Материально-техническое обеспечение дисциплины (модуля)

Наименование вида учебных занятий	Наименование учебной аудитории, специализированной лаборатории	Перечень необходимого оборудования и технических средств обучения
Лекционные занятия	Учебная аудитория для проведения занятий лекционного типа, семинарского типа, консультаций, текущего контроля, промежуточной аттестации	Учебная мебель: столы, стулья для обучающихся; стол, стул для преподавателя, доска. Аудитория, оснащенная комплексом технических средств обучения (проектор или интерактивная доска, компьютер, система звукового сопровождения отображаемых видеоматериалов).
Лабораторные занятия	Компьютерный класс.	Учебная мебель: столы, стулья для обучающихся; стол, стул для преподавателя, доска. Аудитория, оснащенная ПЭВМ объединенных в ЛВС с выходом в Интернет

Самостоятельная работа	Аудитория для самостоятельной работы	Библиотечный фонд: печатные издания и ЭБС рабочие места, оборудованные ПЭВМ с выходом в интернет (Wi-Fi), МФУ, принтер

Таблица 4.2 – Лицензионное и свободно распространяемое программное обеспечение, в том числе отечественного производства, используемое при осуществлении образовательного процесса по дисциплине

№ п/п	Наименование программного обеспечения	Производитель	Способ распространения (лицензионное или свободно распространяемое)
1	Microsoft Windows 7		Лицензионное
2	Microsoft Office 2016		Лицензионное
4	Блокнот (NotePad)		Лицензионное
5	Браузер, Internet Explorer, Chrome		Свободно распространяемое

5 ОСОБЕННОСТИ РЕАЛИЗАЦИИ ДИСЦИПЛИНЫ (МОДУЛЯ) ДЛЯ ЛИЦ С ОГРАНИЧЕННЫМИ ВОЗМОЖНОСТЯМИ ЗДОРОВЬЯ И ИНВАЛИДОВ

Обучение по дисциплине (модулю) обучающихся с ограниченными возможностями здоровья и инвалидов осуществляется с учетом особенностей психофизического развития, индивидуальных возможностей и состояния здоровья таких обучающихся.

Обучение лиц с ограниченными возможностями здоровья и инвалидов организуется как совместно с другими обучающимися, так и в отдельных группах.

Для лиц с ограниченными возможностями здоровья и инвалидов предусмотрены дополнительные оценочные материалы, перечень которых указан в таблице 5.1.

Таблица 5.1 – Дополнительные материалы оценивания для лиц с ограниченными возможностями здоровья и инвалидов

Категории обучающихся	Виды дополнительных оценочных материалов	Формы контроля и оценки результатов обучения
С нарушениями слуха	Тесты, контрольные работы, письменные самостоятельные работы, вопросы к зачету (экзамену)	Преимущественно письменная проверка
С нарушениями зрения	Устный опрос по терминам, собеседование по вопросам к зачету (экзамену)	Преимущественно устная проверка (индивидуально)
С нарушениями опорно-двигательного аппарата	Решение дистанционных тестов, контрольные работы, письменные самостоятельные работы, вопросы к зачету (экзамену)	Преимущественно дистанционными методами

Для лиц с ограниченными возможностями здоровья и инвалидов предусматривается доступная форма предоставления заданий оценочных средств, например:

– в печатной форме;
– в печатной форме с увеличенным шрифтом;
– в форме электронного документа;
– методом чтения ассистентом задания вслух;
– предоставление задания с использованием сурдоперевода.

Лицам с ограниченными возможностями здоровья и инвалидам увеличивается время на подготовку ответов на контрольные вопросы. Для таких обучающихся предусматривается доступная форма предоставления ответов на задания, а именно:

– письменно на бумаге;
– набор ответов на компьютере;
– набор ответов с использованием услуг ассистента;
– представление ответов устно.

При необходимости для лиц с ограниченными возможностями здоровья и инвалидов процедура оценивания результатов обучения может проводиться в несколько этапов.

Учебно-методические материалы для самостоятельной и аудиторной работы обучающихся из числа лиц с ограниченными возможностями здоровья и инвалидов предоставляются в формах, адаптированных к ограничениям их здоровья и восприятия информации.

Освоение дисциплины (модуля) лицами с ограниченными возможностями здоровья и инвалидами осуществляется с использованием средств обучения общего и специального назначения.

При занятиях с обучающимися **с нарушениями слуха** предусмотрено использование звукоусиливающей аппаратуры, мультимедийных средств и других технических средств приема/передачи учебной информации в доступных формах, мобильной системы преподавания для обучающихся с инвалидностью, портативной индукционной системы. Учебная аудитория, в которой занимаются обучающиеся с нарушением слуха, оборудована компьютерной техникой, аудиотехникой, видеотехникой, электронной доской, мультимедийной системой.

При занятиях с обучающимися **с нарушениями зрениями** предусмотрено использование в лекционных и учебных аудиториях возможности просмотра удаленных объектов (например, текста на доске или слайда на экране) при помощи видеоувеличителей для комфортного просмотра.

При занятиях с обучающимися **с нарушениями опорно-двигательного аппарата** используются альтернативные устройства ввода информации и другие технические средства приема/передачи учебной информации в доступных формах, мобильной системы обучения для людей с инвалидностью.

ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

Изменения, вносимые в рабочую программу дисциплины (модуля)

№ п/п	№ раздела внесения изменений	Дата внесения изменений	Содержание изменений	«Согласовано» заведующий кафедрой, реализующей дисциплину

ЛИСТ УТВЕРЖДЕНИЯ РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ НА УЧЕБНЫЙ ГОД

Рабочая программа дисциплины утверждена на ведение учебного процесса в учебном году:

Учебный год	«Согласовано» зав. кафедрой ведущей	«Согласовано» зав. кафедрой выпускающей
2022/2023		
2023/2024		
2024/2025		