

Документ подписан простой электронной подписью

Информация о владельце:

ФИО: Прохоров Сергей Григорьевич

Должность: Председатель УМК

Дата подписания: 2023.09.10 10:41:00

Уникальный программный ключ:

b1cb3ce3b5a8850f02c3b2579bc691893e7a6284

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ**

Федеральное государственное бюджетное образовательное учреждение высшего образования «Казанский национальный исследовательский технический университет им. А.Н. Туполева-КАИ»

(КНИТУ-КАИ)

Чистопольский филиал «Восток»

Кафедра компьютерных и телекоммуникационных систем

УТВЕРЖДЕНО:

Ученым советом КНИТУ-КАИ

(в составе ОП ВО)

КОМПЛЕКТ ОЦЕНОЧНЫХ МАТЕРИАЛОВ

по дисциплине (модулю)

Б1.В.09_Электроника и микропроцессорная техника

Чистополь 2023 г.

Комплект оценочных материалов по дисциплине (модулю) разработан для обучающихся всех форм обучения по направлению подготовки (специальности):

Код и наименование направления подготовки (специальности)	Направленность (профиль, специализация, магистерская программа)
12.03.01 Приборостроение	Приборостроение

Разработчик(и):

Класен Виктор Иванович, д.т.н., проф.

Комплект оценочных материалов по дисциплине (модулю) рассмотрен на заседании кафедры КиТС, протокол № 8 от 26.05.2023г.

Заведующий кафедрой

Класен Виктор Иванович, д.т.н., проф.

1 ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ (МОДУЛЯ)

Текущий контроль успеваемости обеспечивает оценивание хода освоения дисциплины (модуля).

Промежуточная аттестация предназначена для оценки достижения запланированных результатов обучения по завершению изучения дисциплины (модуля) и позволяет оценить уровень и качество ее освоения обучающимися.

Комплект оценочных материалов представляет собой совокупность оценочных средств (комплекс заданий различного типа с ключами правильных ответов, включая критерии оценки), используемых при проведении оценочных процедур (текущего контроля, промежуточной аттестации) с целью оценивания достижения обучающимися результатов обучения по дисциплине (модулю).

1.1 Оценочные средства и балльные оценки для контрольных мероприятий

Таблица 1.1, а - Объем дисциплины (модуля) для очной формы обучения

Семестр	Общая трудоемкость дисциплины (модуля), в ЗЕ/час	Виды учебной работы, в т.ч. проводимые с использованием ЭО и ДОТ											
		Контактная работа обучающихся с преподавателем по видам учебных занятий (аудиторная работа)							Самостоятельная работа обучающегося (внеаудиторная работа)				
		Лекции	Лабораторные работы	Практические занятия	Курсовая работа (консультация, защита)	Курсовой проект (консультация, защита)	Консультации перед экзаменом	Контактная работа на промежуточной аттестации	Курсовая работа (подготовка)	Курсовой проект (подготовка)	Проработка учебного материала (самоподготовка)	Подготовка к промежуточной аттестации	Форма промежуточной аттестации
6	43Е/144	32	32	-	-	-	-	0,35	-	-	44,00	35,65	экзамен
7	53Е/180	32	16					0,35			96,00	35,65	экзамен
Итого	93Е/324	64	48	-	-	-	-	0,70	-	-	140,00	71,30	

Таблица 1.1, б – Объем дисциплины (модуля) для заочной формы обучения

Курс	Общая трудоемкость дисциплины (модуля), в з.е./час	Виды учебной работы, в т.ч. проводимые с использованием ЭО и ДОТ											
		Контактная работа обучающихся с преподавателем по видам учебной работы (аудиторная работа)							Самостоятельная работа обучающегося (внеаудиторная работа)				
		Лекции	Лабораторные работы	Практические занятия	Курсовая работа (консультация, защита)	Курсовой проект (консультация, защита)	Консультации перед экзаменом	Контактная работа на промежуточной аттестации	Курсовая работа (подготовка)	Курсовой проект (подготовка)	Проработка учебного материала (самоподготовка)	Подготовка к промежуточной аттестации	Форма промежуточной аттестации
4	93Е/324	20	8	8	-	-	-	0,70	-	-	270	17,30	экзамен
Итого	93Е/324	20	8	8	-	-	-	0,70	-	-	270	17,30	

Текущий контроль успеваемости и промежуточная аттестация по дисциплине (модулю) осуществляется в соответствии с балльно-рейтинговой системой по 100-балльной шкале. Балльные оценки для контрольных мероприятий представлены в таблице 1.2. Пересчет суммы баллов в традиционную оценку представлен в таблице 1.3.

Таблица 1.2 Балльные оценки для контрольных мероприятий

Наименование контрольного мероприятия	Максимальный балл на первую аттестацию	Максимальный балл за вторую аттестацию	Максимальный балл за третью аттестацию	Всего за семестр
6,7 семестр ОФО / 4 курс ЗФО				
Тестирование	15	15		30
Защита лабораторных работ	10	10		20
Итого (максимум за период)	25	25		50
Экзамен				50
Итого				100

Таблица 1.3 Шкала оценки на промежуточной аттестации

Выражение в баллах	Словесное выражение при форме промежуточной аттестации - зачет	Словесное выражение при форме промежуточной аттестации – экзамен, зачет с оценкой
от 86 до 100	Зачтено	Отлично
от 71 до 85	Зачтено	Хорошо
от 51 до 70	Зачтено	Удовлетворительно
до 51	Не зачтено	Неудовлетворительно

Форма и организация промежуточной аттестации по итогам освоения дисциплины – зачет проводится в виде итогового тестирования.

Форма и организация промежуточной аттестации по итогам освоения дисциплины – экзамен, проводится два этапа: тестирование и устные ответы на экзаменационные вопросы.

2 Оценочные средства для проведения текущего контроля

2.1 Тестовые вопросы

Тестовые вопросы содержат следующие типы вопросов с соответствующим количеством баллов за правильный ответ:

Тип вопроса	Количество баллов за правильный ответ
запрос выбора вариантов ответа	0,5
запрос нескольких ответов	1 -при выборе всех правильных 0,5 – за 2 правильных из 3 0,25 – за 1 правильный из 3 0,5 – за 1 правильный из 2
запрос ввода пропущенного текста	1

Тест 1

«Электроника и микропроцессорная техника»

Часть 1

(30 вопросов)

В тест входит 30 вопросов с выбором 1 правильного ответа из четырех. За каждый правильный ответ студент получает 0,5 балла.

- Арифметическое сложение: результат равен единице
 Когда операнды имеют неравнозначное значение correct
 Когда операнды имеют одинаковое значение incorrect
 Когда первый операнд имеет большее значение incorrect
 Когда первый операнд имеет меньшее значение incorrect

2. Схема «ИЛИ» это:
 - Логическое сложение correct
 - Логическое умножение incorrect
 - Логическое вычитание incorrect
 - Логическое деление incorrect

3. Схема «И» это:
 - Логическое умножение correct
 - Логическое сложение incorrect
 - Логическое вычитание incorrect
 - Логическое деление incorrect

4. «Р – логика» это когда:
 - Логическая единица представляется высоким уровнем сигнала correct
 - Логическая единица представляется низким уровнем сигнала incorrect
 - Логическая единица представляется высоким выходным сопротивлением incorrect

 - Логическая единица представляется виртуальным уровнем сигнала incorrect

5. Конъюнктор выдает на выходе единичный сигнал когда:
 - На обоих входах совпадают сигналы высокого уровня correct
 - На обоих входах совпадают сигналы низкого уровня incorrect
 - Сигнал высокого уровня присутствует хотя бы на одном входе incorrect
 - На обоих входах совпадают виртуальные сигналы incorrect

6. Дизъюнктор выдает на выходе единичный сигнал когда:
 - Сигнал высокого уровня присутствует хотя бы на одном входе correct
 - На обоих входах совпадают сигналы низкого уровня incorrect
 - Оба входа имеют высокое входное сопротивление incorrect
 - На обоих входах совпадают виртуальные сигналы incorrect

7. Арифметико-логическое устройство (АЛУ)
 - Выполняет арифметические и логические действия над операндами correct
 - Выполняет арифметические и логические действия над операндами и хранит результаты операций incorrect
 - Реализует цепочки микрокоманд incorrect
 - Управляет работой процессора incorrect

8. Поле команды «Код операции»
 - Содержит информацию о том, какая сейчас должна быть выполнена операция correct
 - Содержит информацию о том, какая должна быть выполнена операция на следующем шаге incorrect
 - Содержит информацию о том, какая сейчас должна быть вызвана подпрограмма incorrect
 - Содержит информацию о том, какая была выполнена операция на предыдущем шаге incorrect

9. Счетчик команд
 - Содержит адрес выполняемой в данный момент команды correct
 - Содержит адрес следующей команды incorrect
 - Содержит адрес результата выполняемой операции incorrect

Содержит адрес регистра стека incorrect

10. После завершения текущей операции счетчик команд содержит

Адрес следующей команды correct

Адрес результата выполненной операции incorrect

Адрес следующего операнда incorrect

Адрес регистра стека incorrect

11. Регистр команд

Хранит текущую команду в процессе ее дешифрации и выполнения correct

Хранит информацию о наборе команд процессора incorrect

Хранит информацию о следующей команде программы incorrect

Хранит информацию о слове состояния процессора incorrect

12. Триггер

Базовый элемент цифровой техники, обладающий двумя устойчивыми состояниями correct

Базовый элемент цифровой техники, обладающий двумя неустойчивыми состояниями incorrect

Базовый элемент цифровой техники, обладающий двумя состояниями низкого уровня incorrect

Базовый элемент цифровой техники, обладающий двумя состояниями высокого уровня incorrect

13. Асинхронные триггеры

Имеют только информационные входы и срабатывают сразу после изменения сигналов на входах correct

Имеют дополнительный сигнал, который подается на тактирующий вход incorrect

Имеют информационные входы и срабатывают сразу после изменения сигналов на тактовых входах incorrect

Имеют дополнительный сигнал, который подается на синхронизирующий вход incorrect

14. Синхронные триггеры

Имеют дополнительный сигнал, который подается на тактирующий вход correct

Имеют только информационные входы и срабатывают сразу после изменения сигналов на входах incorrect

Имеют дополнительный сигнал, который подается на вход выбора кристалла incorrect

Имеют информационные входы и срабатывают сразу после подачи сигнала питания incorrect

15. Таблица истинности RS триггера: установка триггера в состояние $Q=0$

$SH=1, RH=0$ correct

$SH=0, RH=1$ incorrect

$SH=0, RH=0$ incorrect

$SH=1, RH=1$ incorrect

16. Таблица истинности RS триггера: установка триггера в состояние $Q=1$

$SH=0, RH=1$ correct

$SH=1, RH=0$ incorrect

$SH=1, RH=1$ incorrect

SH=0, RH=0 incorrect

17. Таблица истинности JK триггера: установка триггера в состояние Q=1

J=1, K=0 correct
J=0, K=1 incorrect
J=1, K=1 incorrect
J=0, K=0 incorrect

18. Таблица истинности JK триггера: установка триггера в состояние Q=0

J=0, K=1 correct
J=1, K=0 incorrect
J=1, K=1 incorrect
J=0, K=0 incorrect

19. Схема D-триггера

Вход S объединить со входом R с помощью инвертора correct
Вход C объединить со входом R с помощью инвертора incorrect
Выход Q объединить со входом R с помощью инвертора incorrect
Выход Q объединить со входом S с помощью инвертора incorrect

20. Схема T-триггера на основе JK - триггера

Для построения необходимо объединить входы J и K correct
Для построения необходимо объединить входы J и C incorrect
Для построения необходимо объединить входы C и K incorrect
Для построения необходимо объединить выход Q и вход J incorrect

21. Счетный триггер на D – триггере, для построения необходимо:

Ввести цепь обратной связи с инверсного выхода D - триггера на вход D correct
Ввести цепь обратной связи с прямого выхода D - триггера на вход D incorrect

Ввести цепь обратной связи с инверсного выхода D - триггера на вход C incorrect

Ввести цепь обратной связи с прямого выхода D - триггера на вход C incorrect

22. Регистр

Представляет собой параллельное соединение нескольких триггеров correct
Представляет собой последовательное соединение нескольких триггеров incorrect

Представляет собой параллельно- последовательное соединение нескольких триггеров
incorrect
Представляет собой последовательно-параллельное соединение нескольких триггеров
incorrect

23. Асинхронный двоичный счетчик, суммирующий

Перебирает состояния от меньшего к большему correct
Перебирает состояния от большего к меньшему incorrect
Перебирает состояния по таблице в виртуальном пространстве incorrect
Перебирает состояния по таблице против часовой стрелки incorrect

24. Асинхронный двоичный счетчик, вычитающий
- Перебирает состояния от большего к меньшему correct
 - Перебирает состояния от меньшего к большему incorrect
 - Перебирает состояния по таблице в виртуальном пространстве incorrect
 - Перебирает состояния по таблице против часовой стрелки incorrect
25. Счетчик по произвольному основанию
- Модуль счета K не равен числу, кратному степени числа 2 correct
 - Модуль счета K равен числу, кратному степени числа 2 incorrect
 - Модуль счета K является четным числом incorrect
 - Модуль счета K является числом, умноженным на 2 incorrect
26. Дешифратор
- Преобразует двоичный код в единичный сигнал на одном из его выходов correct
 - Преобразует двоичный код в нулевой сигнал на одном из его выходов incorrect
 - Преобразует двоичный код в единичный сигнал на всех его выходах incorrect
 - Преобразует двоичный код в нулевой сигнал на всех его выходах incorrect
27. Шифратор
- Преобразует сигнал уровня логической единицы в код correct
 - Преобразует сигнал уровня логического нуля в код incorrect
 - Преобразует код в сигнал уровня логического нуля incorrect
 - Преобразует код в сигнал уровня логической единицы incorrect
28. Мультиплексор
- Коммутирует один из нескольких информационных входов на выход correct
 - Коммутирует один из нескольких информационных выходов на вход incorrect
 - Коммутирует несколько информационных входов на выход incorrect
 - Коммутирует один несколько информационных выходов на вход incorrect
29. Мультиплексор
- Коммутирует вход в соответствии с выбранным адресом на выход correct
 - Коммутирует вход в соответствии с выбранным адресом памяти на выход incorrect
 - Коммутирует вход в соответствии с выбранным адресом регистра на выход incorrect
 - Коммутирует вход в соответствии с выбранным адресом стека на выход incorrect
30. Многоразрядный сумматор
- Получается путем последовательного соединения одnorазрядных сумматоров correct
 - Получается путем параллельного соединения одnorазрядных сумматоров incorrect

Получается путем последовательно- параллельного соединения одноразрядных сумматоров incorrect

Получается путем параллельно-последовательного соединения одноразрядных сумматоров incorrect

Тест 2

«Электроника и микропроцессорная техника»

Часть 1

(30 вопросов)

В тест входит 30 вопросов с выбором 1 правильного ответа из четырех. За каждый правильный ответ студент получает 0,5 балла.

1. Стек

Это набор регистров для временного хранения данных correct

Это набор регистров для организации процедур массового обслуживания incorrect

Это набор регистров для долговременного хранения данных incorrect

Это набор регистров для хранения большого объема данных incorrect

2. Команды пересылки данных

Пересылают данные между ячейками памяти, между регистрами процессора, между регистрами и памятью correct

Пересылают данные между ячейками памяти, между регистрами процессора incorrect

Пересылают данные между ячейками памяти incorrect

Пересылают данные между регистрами стека incorrect

3. Команды управления

Безусловные команды заносят в счетчик команд адрес следующей команды correct

Безусловные команды заносят в регистр команд адрес следующей команды incorrect

Безусловные команды заносят в регистр команд следующую команду incorrect

Безусловные команды заносят в регистр стека следующую команду incorrect

4. Команды управления

Условные команды обеспечивают переход в программе в зависимости от какого либо условия correct

Условные команды обеспечивают формирование условия для выполнения следующей операции incorrect

Условные команды обеспечивают условное выполнение некоторой операции incorrect

Условные команды обеспечивают условное обращение к стеку incorrect

5. Команды обращения к подпрограммам

- Позволяют выполнять повторяющиеся действия в программе в виде подпрограмм
correct
- Позволяют повысить быстродействие процессора incorrect
- Позволяют использовать больший объем ОЗУ incorrect
- Позволяют использовать регистры стека incorrect
6. Регистры микропроцессора Intel
- Аккумулятор Ах может работать со словом или с байтом correct
- Аккумулятор Ах может работать только со словом incorrect
- Аккумулятор Ах может работать только с байтом incorrect
- Аккумулятор Ах может работать только со стеком incorrect
7. Аккумулятор АН микропроцессора Intel
- Обозначение старшего байта аккумулятора correct
- Обозначение младшего байта аккумулятора incorrect
- Обозначение высокого единичного уровня в аккумуляторе incorrect
- Обозначение старшего байта регистра стека incorrect
8. Аккумулятор АL микропроцессора Intel
- Обозначение младшего байта аккумулятора correct
- Обозначение старшего байта аккумулятора incorrect
- Обозначение низкого единичного уровня в аккумуляторе incorrect
- Обозначение младшего байта регистра стека incorrect
9. Регистр сегмента CS
- Указывает на тот сегмент памяти, который содержит текущую исполняемую команду
correct
- Указывает на тот сегмент памяти, который содержит данные для текущей команды
incorrect
- Указывает на тот сегмент памяти, который содержит стек исполняемой команды
incorrect
- Указывает на текущий сегмент стека incorrect
10. Регистр сегмента SS
- Указывает на текущий сегмент стека correct
- Указывает на текущий стек данных incorrect
- Указывает на текущий стек команд incorrect
- Указывает на тот сегмент памяти, который содержит текущую исполняемую команду
incorrect
11. Регистр сегмента DS
- Указывает на текущий сегмент данных correct
- Указывает на текущий сегмент команд incorrect
- Указывает на текущие данные стека incorrect
- Указывает на тот сегмент памяти, который содержит текущую исполняемую команду
incorrect
12. Прямая адресация
- В адресном поле команды содержится адрес операнда correct
- В адресном поле команды прямо содержится операнд incorrect
- В адресном поле команды прямо содержится указатель адреса операнда incorrect

В адресном поле команды содержится адрес регистра стека incorrect

13. Косвенная адресация

В адресном поле команды содержится указатель адреса операнда correct

В адресном поле команды содержится косвенный адрес операнда incorrect

В адресном поле команды содержится косвенный операнд incorrect

В адресном поле команды содержится косвенный адрес команды incorrect

14. Непосредственная адресация

В адресном поле команды содержится операнд correct

В адресном поле команды содержится непосредственный адрес операнда incorrect

В адресном поле команды содержится указатель непосредственного адреса операнда
incorrect

В адресном поле команды содержится непосредственный адрес команды incorrect

15. Размерность операнда команды микропроцессора Intel определяется

Битом W correct

Кодом md incorrect

Кодом reg incorrect

Кодом префикса incorrect

16. Шинная организация ЭВМ

Ближе всех к процессору находится локальная шина L correct

Ближе всех к процессору находится системная шина S incorrect

Ближе всех к процессору находится шина памяти M incorrect

Ближе всех к процессору находится шина данных D incorrect

17. Шинная организация ЭВМ

На локальную шину L подключаются устройства, реализующие функции центрального процессора ЭВМ correct

На локальную шину L подключаются устройства памяти ЭВМ incorrect

На локальную шину L подключаются быстродействующие устройства ЭВМ
incorrect

На локальную шину L подключаются устройства передачи данных incorrect

18. Шинная организация ЭВМ

На системную шину S подключаются через свои буферы шина памяти M и шина
внешних устройств X correct

На системную шину S подключаются устройства центрального процессора incorrect

На системную шину S подключаются внешние устройства incorrect

На системную шину S подключаются устройства передачи данных incorrect

19. Асинхронный способ передачи это когда:

Не существует строгого кантования по времени при передаче данных, сигналы передаются через произвольные промежутки времени correct
Не существует синхронизации при передаче данных incorrect
Не существует взаимодействия между передатчиком и приемником при передаче данных incorrect
Передатчик и приемник должны иметь согласованные скоростные характеристики incorrect

20. Асинхронный способ передачи

Приемник начинает воспринимать данные на своем входе только после получения стартовых битов correct
Приемник начинает воспринимать данные на своем входе сразу после выставления передатчиком стартовых битов на своем выходе incorrect
Приемник начинает воспринимать данные на своем входе после получения стопового бита до следующего стартового бита incorrect
Приемник воспринимает информационный бит только при наличии сигнала на синхронизирующем входе incorrect

21. Синхронный способ передачи

Приемник воспринимает информационный бит только при наличии сигнала на синхронизирующем входе correct
Приемник воспринимает информационный бит только при наличии старт-стопных сигналов синхронизации incorrect
Приемник воспринимает информационный бит только при наличии управляющего сигнала на произвольном входе incorrect
Приемник начинает воспринимать данные на своем входе сразу после выставления передатчиком стартовых битов на своем выходе incorrect

22. Синхронный способ передачи

Между приемником и передатчиком должна быть четырех проводная линия correct
Между приемником и передатчиком должна быть двух проводная линия incorrect
Между приемником и передатчиком должна быть современная оптическая линия incorrect
Между приемником и передатчиком должен быть организован виртуальный канал incorrect

23. Стробирование сигналов на шинах

Информация на шине сопровождается специальным импульсом correct
Информация на шине сопровождается старт-стопным импульсом incorrect
Информация на шине сопровождается управляющим кодом incorrect
Информация на шине сопровождается виртуальным сигналом incorrect

24. Стробирование по фронту стробирующего сигнала

Скорость передачи данных по шине может быть высокой correct
Скорость передачи данных по шине может быть низкой incorrect
Скорость передачи данных по шине не зависит от стробирующего сигнала incorrect
Скорость передачи данных по шине может быть средней incorrect

25. Стробирование по уровню стробирующего сигнала
 Помехозащищенность в этом случае высокая, т.к. помехи короче длительности строба correct
 Помехозащищенность в этом случае низкая, т.к. помехи короче длительности строба incorrect
 Помехозащищенность в этом случае не зависит от длительности строба incorrect
 Помехозащищенность в этом случае зависит от длительности помехи incorrect
26. Передача данных по методу «запрос-ответ»
 Позволяет передатчику убедиться в том, что приемник действительно получил данные correct
 Позволяет передатчику выставлять данные на шину в произвольный момент времени incorrect
 Позволяет передатчику не отслеживать занятость шины incorrect
 Позволяет передатчику убедиться в том, что приемник подключен к шине incorrect
27. Ввод-вывод в режиме опроса готовности
 Процессор постоянно работает с регистром команд и состояний внешнего устройства correct
 Процессор постоянно работает с регистрами буфера внешнего устройства incorrect
 Процессор постоянно работает с регистрами стека incorrect
 Процессор постоянно работает с виртуальными регистрами incorrect
28. Ввод-вывод в режиме прерывания от внешнего устройства
 Процессор по сигналу прерывания от внешнего устройства читает данные из регистра данных внешнего устройства correct
 Процессор по сигналу прерывания от внешнего устройства читает данные из регистра стека внешнего устройства incorrect
 Процессор по сигналу прерывания от внешнего устройства читает данные из памяти внешнего устройства incorrect
 Процессор по сигналу прерывания от внешнего устройства читает данные из виртуального регистра внешнего устройства incorrect
29. Векторное прерывание
 Каждый источник запроса посылает процессору управляющее слово correct
 Каждый источник запроса посылает слово состояния процессора incorrect
 Каждый источник запроса посылает процессору указатель стека incorrect
 Каждый источник запроса посылает процессору виртуальный адрес incorrect
30. Приоритет устройства при векторном прерывании определяется
 Удаленностью внешнего устройства от процессора correct
 Кодом в слове состояния процессора incorrect
 Кодом в указателе стека incorrect
 Кодом в виртуальном регистре incorrect

Тест 3

«Электроника и микропроцессорная техника»

Часть 1

(40 вопросов)

В тест входит 40 вопросов с выбором 1 правильного ответа из четырех. За каждый правильный ответ студент получает 0,5 балла.

1. Конъюнктор выдает на выходе единичный сигнал когда:
На обоих входах совпадают сигналы высокого уровня correct
На обоих входах совпадают сигналы низкого уровня incorrect
Сигнал высокого уровня присутствует хотя бы на одном входе incorrect
На обоих входах совпадают виртуальные сигналы incorrect
2. Дизъюнктор выдает на выходе единичный сигнал когда:
Сигнал высокого уровня присутствует хотя бы на одном входе correct
На обоих входах совпадают сигналы низкого уровня incorrect
Оба входа имеют высокое входное сопротивление incorrect
На обоих входах совпадают виртуальные сигналы incorrect
3. Арифметико-логическое устройство (АЛУ)
Выполняет арифметические и логические действия над операндами correct
Выполняет арифметические и логические действия над операндами и хранит результаты операций incorrect
Реализует цепочки микрокоманд incorrect
Управляет работой процессора incorrect
4. Поле команды «Код операции»
Содержит информацию о том, какая сейчас должна быть выполнена операция correct
Содержит информацию о том, какая должна быть выполнена операция на следующем шаге incorrect
Содержит информацию о том, какая сейчас должна быть вызвана подпрограмма incorrect
Содержит информацию о том, какая была выполнена операция на предыдущем шаге incorrect
5. Счетчик команд
Содержит адрес выполняемой в данный момент команды correct
Содержит адрес следующей команды incorrect
Содержит адрес результата выполняемой операции incorrect
Содержит адрес регистра стека incorrect
6. Регистр команд
Хранит текущую команду в процессе ее дешифрации и выполнения correct
Хранит информацию о наборе команд процессора incorrect
Хранит информацию о следующей команде программы incorrect
Хранит информацию о слове состояния процессора incorrect
7. Триггер

- Базовый элемент цифровой техники, обладающий двумя устойчивыми состояниями
correct
- Базовый элемент цифровой техники, обладающий двумя неустойчивыми состояниями
incorrect
- Базовый элемент цифровой техники, обладающий двумя состояниями низкого уровня
incorrect
- Базовый элемент цифровой техники, обладающий двумя состояниями высокого уровня
incorrect

8. Асинхронные триггеры

Имеют только информационные входы и срабатывают сразу после изменения сигналов на входах correct

Имеют дополнительный сигнал, который подается на тактирующий вход incorrect

Имеют информационные входы и срабатывают сразу после изменения сигналов на тактовых входах incorrect

Имеют дополнительный сигнал, который подается на синхронизирующий вход incorrect

9. Синхронные триггеры

Имеют дополнительный сигнал, который подается на тактирующий вход correct

Имеют только информационные входы и срабатывают сразу после изменения сигналов на входах incorrect

Имеют дополнительный сигнал, который подается на вход выбора кристалла incorrect

Имеют информационные входы и срабатывают сразу после подачи сигнала питания incorrect

10. Таблица истинности RS триггера: установка триггера в состояние $Q=1$

$SH=0, RH=1$ correct

$SH=1, RH=0$ incorrect

$SH=1, RH=1$ incorrect

$SH=0, RH=0$ incorrect

11. Таблица истинности JK триггера: установка триггера в состояние $Q=1$

$J=1, K=0$ correct

$J=0, K=1$ incorrect

$J=1, K=1$ incorrect

$J=0, K=0$ incorrect

12. Схема D-триггера

Вход S объединить со входом R с помощью инвертора correct

Вход C объединить со входом R с помощью инвертора incorrect

Выход Q объединить со входом R с помощью инвертора incorrect

Выход Q объединить со входом S с помощью инвертора incorrect

13. Схема T-триггера на основе JK - триггера

Для построения необходимо объединить входы J и K correct

Для построения необходимо объединить входы J и C incorrect

Для построения необходимо объединить входы C и K incorrect

Для построения необходимо объединить выход Q и вход J incorrect

14. Регистр

Представляет собой параллельное соединение нескольких триггеров correct
Представляет собой последовательное соединение нескольких триггеров incorrect

Представляет собой параллельно- последовательное соединение нескольких триггеров
incorrect

Представляет собой последовательно-параллельное соединение нескольких триггеров
incorrect

15. Асинхронный двоичный счетчик, суммирующий

Перебирает состояния от меньшего к большему correct

Перебирает состояния от большего к меньшему incorrect

Перебирает состояния по таблице в виртуальном пространстве incorrect

Перебирает состояния по таблице против часовой стрелки incorrect

16. Счетчик по произвольному основанию

Модуль счета K не равен числу, кратному степени числа 2 correct

Модуль счета K равен числу, кратному степени числа 2 incorrect

Модуль счета K является четным числом incorrect

Модуль счета K является числом, умноженным на 2 incorrect

17. Дешифратор

Преобразует двоичный код в единичный сигнал на одном из его выходов correct

Преобразует двоичный код в нулевой сигнал на одном из его выходов incorrect

Преобразует двоичный код в единичный сигнал на всех его выходах incorrect

Преобразует двоичный код в нулевой сигнал на всех его выходах incorrect

18. Шифратор

Преобразует сигнал уровня логической единицы в код correct

Преобразует сигнал уровня логического нуля в код incorrect

Преобразует код в сигнал уровня логического нуля incorrect

Преобразует код в сигнал уровня логической единицы incorrect

19. Мультиплексор

Коммутирует вход в соответствии с выбранным адресом на выход correct

Коммутирует вход в соответствии с выбранным адресом памяти на выход incorrect

Коммутирует вход в соответствии с выбранным адресом регистра на выход
incorrect

Коммутирует вход в соответствии с выбранным адресом стека на выход incorrect

20. Многоразрядный сумматор

Получается путем последовательного соединения одноразрядных сумматоров
correct

Получается путем параллельного соединения одноразрядных сумматоров incorrect

Получается путем последовательно- параллельного соединения одноразрядных сумматоров incorrect

Получается путем параллельно-последовательного соединения одноразрядных сумматоров incorrect

21. Стек

Это набор регистров для временного хранения данных correct

Это набор регистров для организации процедур массового обслуживания incorrect

Это набор регистров для долговременного хранения данных incorrect

Это набор регистров для хранения большого объема данных incorrect

22. Команды пересылки данных

Пересылают данные между ячейками памяти, между регистрами процессора, между регистрами и памятью correct

Пересылают данные между ячейками памяти, между регистрами процессора incorrect

Пересылают данные между ячейками памяти incorrect

Пересылают данные между регистрами стека incorrect

23. Команды управления

Безусловные команды заносят в счетчик команд адрес следующей команды correct

Безусловные команды заносят в регистр команд адрес следующей команды incorrect

Безусловные команды заносят в регистр команд следующую команду incorrect

Безусловные команды заносят в регистр стека следующую команду incorrect

24. Команды управления

Условные команды обеспечивают переход в программе в зависимости от какого либо условия correct

Условные команды обеспечивают формирование условия для выполнения следующей операции incorrect

Условные команды обеспечивают условное выполнение некоторой операции incorrect

Условные команды обеспечивают условное обращение к стеку incorrect

25. Команды обращения к подпрограммам

Позволяют выполнять повторяющиеся действия в программе в виде подпрограмм correct

Позволяют повысить быстродействие процессора incorrect

Позволяют использовать больший объем ОЗУ incorrect

Позволяют использовать регистры стека incorrect

26. Аккумулятор АН микропроцессора Intel

Обозначение старшего байта аккумулятора correct

Обозначение младшего байта аккумулятора incorrect

Обозначение высокого единичного уровня в аккумуляторе incorrect

- Обозначение старшего байта регистра стека incorrect
27. Аккумулятор AL микропроцессора Intel
- Обозначение младшего байта аккумулятора correct
- Обозначение старшего байта аккумулятора incorrect
- Обозначение низкого единичного уровня в аккумуляторе incorrect
- Обозначение младшего байта регистра стека incorrect
28. Прямая адресация
- В адресном поле команды содержится адрес операнда correct
- В адресном поле команды прямо содержится операнд incorrect
- В адресном поле команды прямо содержится указатель адреса операнда incorrect
- В адресном поле команды содержится адрес регистра стека incorrect
29. Косвенная адресация
- В адресном поле команды содержится указатель адреса операнда correct
- В адресном поле команды содержится косвенный адрес операнда incorrect
- В адресном поле команды содержится косвенный операнд incorrect
- В адресном поле команды содержится косвенный адрес команды incorrect
30. Размерность операнда команды микропроцессора Intel определяется
- Битом W correct
- Кодом md incorrect
- Кодом reg incorrect
- Кодом префикса incorrect
31. Шинная организация ЭВМ
- Ближе всех к процессору находится локальная шина L correct
- Ближе всех к процессору находится системная шина S incorrect
- Ближе всех к процессору находится шина памяти M incorrect
- Ближе всех к процессору находится шина данных D incorrect
32. Шинная организация ЭВМ
- На системную шину S подключаются через свои буферы шина памяти M и шина внешних устройств X correct
- На системную шину S подключаются устройства центрального процессора incorrect
- На системную шину S подключаются внешние устройства incorrect
- На системную шину S подключаются устройства передачи данных incorrect
33. Асинхронный способ передачи
- Приемник начинает воспринимать данные на своем входе только после получения стартовых битов correct
- Приемник начинает воспринимать данные на своем входе сразу после выставления передатчиком стартовых битов на своем выходе incorrect
- Приемник начинает воспринимать данные на своем входе после получения стопового бита до следующего стартового бита incorrect
- Приемник воспринимает информационный бит только при наличии сигнала на синхронизирующем входе incorrect

34. Синхронный способ передачи
 Между приемником и передатчиком должна быть четырех проводная линия correct
 Между приемником и передатчиком должна быть двух проводная линия incorrect
 Между приемником и передатчиком должна быть современная оптическая линия incorrect
 Между приемником и передатчиком должен быть организован виртуальный канал incorrect
35. Стробирование сигналов на шинах
 Информация на шине сопровождается специальным импульсом correct
 Информация на шине сопровождается старт-стопным импульсом incorrect
 Информация на шине сопровождается управляющим кодом incorrect
 Информация на шине сопровождается виртуальным сигналом incorrect
36. Передача данных по методу «запрос-ответ»
 Позволяет передатчику убедиться в том, что приемник действительно получил данные correct
 Позволяет передатчику выставлять данные на шину в произвольный момент времени incorrect
 Позволяет передатчику не отслеживать занятость шины incorrect
 Позволяет передатчику убедиться в том, что приемник подключен к шине incorrect
37. Ввод-вывод в режиме опроса готовности
 Процессор постоянно работает с регистром команд и состояний внешнего устройства correct
 Процессор постоянно работает с регистрами буфера внешнего устройства incorrect
 Процессор постоянно работает с регистрами стека incorrect
 Процессор постоянно работает с виртуальными регистрами incorrect
38. Ввод-вывод в режиме прерывания от внешнего устройства
 Процессор по сигналу прерывания от внешнего устройства читает данные из регистра данных внешнего устройства correct
 Процессор по сигналу прерывания от внешнего устройства читает данные из регистра стека внешнего устройства incorrect
 Процессор по сигналу прерывания от внешнего устройства читает данные из памяти внешнего устройства incorrect
 Процессор по сигналу прерывания от внешнего устройства читает данные из виртуального регистра внешнего устройства incorrect
39. Векторное прерывание
 Каждый источник запроса посылает процессору управляющее слово correct
 Каждый источник запроса посылает слово состояния процессора incorrect
 Каждый источник запроса посылает процессору указатель стека incorrect
 Каждый источник запроса посылает процессору виртуальный адрес incorrect

40. Приоритет устройства при векторном прерывании определяется
Удаленностью внешнего устройства от процессора correct
Кодом в слове состояния процессора incorrect
Кодом в указателе стека incorrect
Кодом в виртуальном регистре incorrect

Тест 1

«Электроника и микропроцессорная техника»

Часть 2

(30 вопросов)

В тест входит 30 вопросов с выбором 1 правильного ответа из четырех. За каждый правильный ответ студент получает 0,5 балла.

1. Универсальные микропроцессоры с CISC-архитектурой
Это компьютер со сложным набором команд correct
Это компьютер с комплексным набором команд incorrect
Это компьютер с уникальным набором команд incorrect
Это компьютер с сокращенным набором команд incorrect
2. Универсальные микропроцессоры с CISC-архитектурой
применяются главным образом в персональных компьютерах и серверах correct
применяются главным образом в рабочих станциях incorrect
применяются главным образом в графических станциях incorrect
применяются главным образом в видео процессорах incorrect
3. Универсальные микропроцессоры с RISC-архитектурой
Это компьютер с сокращенным набором команд correct
Это компьютер с комплексным набором команд incorrect
Это компьютер с расширенным набором команд incorrect
Это компьютер с уникальным набором команд incorrect
4. Универсальные микропроцессоры с RISC-архитектурой
Применяются главным образом в рабочих станциях correct
Это компьютер с комплексным набором команд incorrect
Это компьютер с расширенным набором команд incorrect
Это компьютер с уникальным набором команд incorrect
5. Многоэлементная обработка это:
Каждый вычислительный элемент осуществляет обработку порции данных от начала и до конца, элементы работают параллельно correct
Каждый вычислительный элемент осуществляет обработку порции данных от начала и до конца, элементы работают последовательно incorrect
Каждый вычислительный элемент осуществляет одну стадию обработки данных, элементы работают параллельно incorrect
Каждый вычислительный элемент осуществляет одну стадию обработки данных, элементы работают параллельно incorrect
6. Многофазная (многостадийная) обработка это:

Каждый вычислительный элемент осуществляет одну стадию обработки данных, элементы работают последовательно correct

Каждый вычислительный элемент осуществляет одну стадию обработки данных, элементы работают параллельно incorrect

Каждый вычислительный элемент осуществляет обработку порции данных от начала и до конца, элементы работают последовательно incorrect

Каждый вычислительный элемент осуществляет обработку порции данных от начала и до конца, элементы работают параллельно incorrect

7. Архитектура SISD это:

Одиночный поток команд, одиночный поток данных correct

Одиночный поток команд, множественный поток данных incorrect

Множественный поток команд, одиночный поток данных incorrect

Множественный поток команд, множественный поток данных incorrect

8. Архитектура SIMD это:

Одиночный поток команд, множественный поток данных correct

Одиночный поток команд, одиночный поток данных incorrect

Множественный поток команд, одиночный поток данных incorrect

Множественный поток команд, множественный поток данных incorrect

9. Архитектура MISD это:

Множественный поток команд, одиночный поток данных correct

Множественный поток команд, множественный поток данных incorrect

Одиночный поток команд, одиночный поток данных incorrect

Множественный поток команд, множественный поток данных incorrect

10. Архитектура MIMD это:

Множественный поток команд, множественный поток данных correct

Одиночный поток команд, одиночный поток данных incorrect

Одиночный поток команд, множественный поток данных incorrect

Множественный поток команд, одиночный поток данных incorrect

11. Многопроцессорные системы с общей памятью это:

Процессоры связаны с памятью через общую шину correct

Процессоры имеют собственную память incorrect

Процессоры имеют собственную память и соединяются в единую систему с помощью коммуникационной сети incorrect

Процессоры имеют собственную память и работают автономно incorrect

12. Многопроцессорные системы с распределенной памятью это:

Процессоры имеют собственную память и соединяются в единую систему с помощью коммуникационной сети correct

Процессоры связаны с памятью через общую шину incorrect

Процессоры имеют собственную память и не соединяются в единую систему incorrect

Процессоры имеют собственную память и соединяются в единую систему с помощью спутниковой сети incorrect

13. В многопроцессорных системах с общей памятью существуют ограничения на число процессоров из-за:
- Конечной пропускной способности общей шины correct
 - Конечной пропускной способности коммуникационной сети incorrect
 - Недостаточно развитого программного обеспечения incorrect
 - Недостаточно развитого аппаратного обеспечения incorrect
14. В многопроцессорных системах с распределенной памятью
- Программы, выполняемые на разных процессорах, должны быть слабо связаны correct
 - Программы, выполняемые на разных процессорах, должны быть идентичными incorrect
 - Программы, выполняемые на разных процессорах, должны быть аналогичными incorrect
 - Программы, выполняемые на разных процессорах, должны быть сильно связаны incorrect
15. Многопроцессорные системы SMP это:
- Системы с общей памятью correct
 - Системы с распределенной памятью incorrect
 - Системы с внешней памятью incorrect
 - Системы с виртуальной памятью incorrect
16. Многопроцессорные системы с топологией полный граф это когда:
- Каждый процессор непосредственно связан с любым другим correct
 - Каждый процессор непосредственно связан со своим ближайшим соседом incorrect
 - Каждый процессор непосредственно не связан со своим ближайшим соседом incorrect
 - Топология системы отображена в гиперпространстве incorrect
17. Многопроцессорные системы с топологией двумерный гиперкуб это когда:
- Каждый процессор непосредственно связан со своим ближайшим соседом correct
 - Каждый процессор непосредственно связан с любым другим incorrect
 - Каждый процессор работает автономно incorrect
 - Топология системы отображена в гиперпространстве incorrect
18. Когерентность КЭШ это когда:
- Копии переменной имеют одно и тоже значение в разных КЭШах correct
 - КЭШ-память выдает данные когерентно incorrect
 - КЭШ-память функционирует когерентно incorrect
 - КЭШ-память функционирует параллельно incorrect
19. Коммутатор внутренней памяти это:
- Электронная схема, обеспечивающая оперативную коммутацию каналов передачи данных между процессорами correct
 - Электронная схема, обеспечивающая оперативную коммутацию каналов передачи данных между абонентами в системах передачи данных incorrect
 - Электронная схема, обеспечивающая оперативную коммутацию каналов передачи голосовых сообщений incorrect
 - Электронная схема, обеспечивающая оперативную коммутацию пакетов данных между процессорами incorrect

20. Неблокирующий коммутатор это когда:
 Любой свободный вход может быть соединен с любым свободным выходом correct
 Коммутатор не работает в блоке с другим оборудованием incorrect
 Передачу данных между входом и выходом невозможно заблокировать incorrect
 Любой свободный вход не может быть соединен с любым свободным выходом incorrect
21. Коммутирующий элемент "прямое соединение" это когда:
 Верхний вход соединяется с верхним выходом, нижний вход соединяется с нижним выходом correct
 Верхний вход соединяется с нижним выходом, нижний вход не соединяется incorrect
 Верхний вход соединяется с нижним выходом, нижний вход соединяется с верхним выходом incorrect
 Верхний вход соединяется с верхним выходом, нижний вход не соединяется incorrect
22. Коммутирующий элемент "перекрестное соединение" это когда:
 Верхний вход соединяется с нижним выходом, нижний вход соединяется с верхним выходом correct
 Верхний вход соединяется с верхним выходом, нижний вход соединяется с нижним выходом incorrect
 Верхний вход соединяется с нижним выходом, нижний вход не соединяется incorrect
 Нижний вход соединяется с нижним выходом, верхний вход не соединяется incorrect
23. Коммутирующий элемент "верхнее раздвоение" это когда:
 Верхний вход соединяется одновременно с верхним и нижним выходами correct
 Верхний вход соединяется с нижним выходом, нижний вход соединяется с верхним выходом incorrect
 Верхний вход соединяется с нижним выходом, нижний вход не соединяется incorrect
 Верхний вход соединяется с верхним выходом, нижний вход не соединяется incorrect
24. Коммутирующий элемент "нижнее раздвоение" это когда:
 Нижний вход соединяется одновременно с нижним и верхним выходами correct
 Верхний вход соединяется одновременно с верхним и нижним выходами incorrect
 Верхний вход соединяется с нижним выходом, нижний вход не соединяется incorrect
 Нижний вход соединяется с нижним выходом, верхний вход не соединяется incorrect
25. Однокаскадный коммутатор "Тасовка"
 Не обладает соединительной полнотой, т.к. не обеспечивает подключение любого входа к любому выходу correct
 Обладает соединительной полнотой, т.к. может перебирать (тасовать) входные и выходные каналы incorrect

Обладает соединительной полнотой, т.к. верхние и нижние половины входов оказываются соединенными попеременно incorrect
Обладает соединительной полнотой, т.к. обеспечивает подключение любого входа к любому выходу incorrect

26. Трех кристальный микропроцессор содержит БИС процессоров
Управляющего (УП), операционного (ОП), интерфейсного (ИП) correct
Управляющего (УП), оперативной памяти (ОП), интерфейсного (ИП) incorrect
Управляющего(УП), операционного (ОП), интерактивной памяти (ИП incorrect
Управляющего (УП), операционного (ОП), интерфейсной памяти (ИП) incorrect
27. Микропроцессор с жестким алгоритмом управления
Фиксированный набор команд реализуется аппаратно correct
Фиксированный набор команд реализуется микропрограммой incorrect
Команды реализуются фиксированным набором микрокоманд incorrect
Фиксированный набор команд реализуется программно incorrect
28. Микропроцессор с микропрограммным управлением
Алгоритм управления реализуется в виде последовательности микроопераций correct
Алгоритм управления реализуется программным путем incorrect
Алгоритм управления реализуется аппаратно incorrect
Алгоритм управления реализуется программно - аппаратным путем incorrect
29. Синхронные микропроцессоры
Фаза начала и конца выполнения команды привязана к временной оси correct
Фаза начала и конца выполнения команды определяется программистом incorrect
Фаза начала и конца выполнения команды привязана к задаче пользователя incorrect
Фаза начала и конца выполнения команды независимы incorrect
30. Асинхронные микропроцессоры
Выполнение следующей операции начинается сразу же после окончания выполнения предыдущей операции correct
Выполнение операций синхронизируется служебными символами incorrect
Выполнение операций происходит асинхронно incorrect
Выполнение операций происходит независимо incorrect

Тест 2

«Электроника и микропроцессорная техника»

Часть 2

(30 вопросов)

В тест входит 30 вопросов с выбором 1 правильного ответа из четырех. За каждый правильный ответ студент получает 0,5 балла.

1. Процессорами (машинами) баз данных называются микропроцессорные программно- аппаратные комплексы, выполняющие функции СУБД correct
аппаратные комплексы, выполняющие функции СУБД incorrect
программные комплексы, выполняющие функции СУБД incorrect
информационные комплексы, выполняющие функции СУБД incorrect
2. В качестве процессоров баз данных используются специализированные параллельные вычислительные системы correct
специализированные последовательные вычислительные системы incorrect
специализированные удаленные вычислительные системы incorrect
специализированные сетевые вычислительные системы incorrect
3. Процессоры баз данных выполняют следующие функции дистанционный доступ к информации через шлюзы correct
параллельный доступ к информации через шлюзы incorrect
последовательный доступ к информации через шлюзы incorrect
виртуальный доступ к информации через шлюзы incorrect
4. Аппаратный умножитель в DSP процессоре выполняет за 1 такт умножение с накоплением correct
выполняет умножение с накоплением за несколько тактов сдвига и сложения incorrect
выполняет за 2 такта умножение с накоплением incorrect
выполняет за 4 такта 2 умножения с накоплением incorrect
5. Сокращение длительности командного такта DSP процессоров обеспечивается приемами, характерными для RISC-процессоров correct
обеспечивается приемами, характерными для CISC-процессоров incorrect
обеспечивается приемами, характерными для SIMD -процессоров incorrect
обеспечивается приемами, характерными для MIMD -процессоров incorrect
6. Коммуникационный процессор имеет собственную память и оснащен высокоскоростными внешними каналами correct
не имеет собственной памяти, но оснащен высокоскоростными внешними каналами incorrect
имеет собственную память и оснащен низкоскоростными внешними каналами incorrect
не имеет собственной памяти и оснащен низкоскоростными и внешними каналами incorrect
7. Построение процессоров с нечеткой логикой основывается на математической теории нечетких множеств correct
основывается на математической теории конечных множеств incorrect

- основывается на математической теории линейных множеств incorrect
основывается на математической теории матриц incorrect
8. Сигмоида — это
гладкая монотонная нелинейная S-образная функция correct
гладкая монотонная линейная S-образная функция incorrect
гладкая прерывистая нелинейная S-образная функция incorrect
гладкая прерывистая линейная S-образная функция incorrect
9. Контроллер с нечеткой логикой
строится на базе микроконтроллера и ПЛИС correct
строится на базе программируемого контроллера и ПЛИС incorrect
строится на базе микроконтроллера реального времени и ПЛИС incorrect
строится на основе базы данных и ПЛИС incorrect
10. Нечеткая логика имеет дело со значениями
лежащими в некотором непрерывном или дискретном диапазоне correct
лежащими в некотором виртуальном диапазоне incorrect
лежащими в некотором диапазоне адресов памяти incorrect
лежащими в некотором виртуальном диапазоне адресов памяти incorrect
11. Процессорами цифровой обработки сигналов
называются цифровые сигнальные процессоры DSP correct
называются аналоговые сигнальные процессоры DSP incorrect
называются цифровые процессоры реального времени DSP incorrect
называются цифро-аналоговые процессоры реального времени DSP incorrect
12. Цифровая обработка сигналов это
математическая обработка последовательности значений амплитуд сигнала correct
математическая обработка последовательности значений частот сигнала incorrect

математическая обработка последовательности значений фаз сигнала incorrect

математическая обработка последовательности значений фаз и частот сигнала incorrect
13. Значения амплитуд измеряемых сигналов поступают в DSP процессор
в реальном масштабе времени correct
в виртуальном масштабе времени incorrect
в ускоренном масштабе времени incorrect
в заданном масштабе времени incorrect
14. Для построения алгоритмов цифровой обработки сигналов используется
преобразование Фурье correct
преобразование Фон-Неймана incorrect
преобразование Лорнье incorrect
преобразование Гарварда incorrect
15. Транспьютер предназначен для
построения параллельных вычислительных систем correct
построения последовательных вычислительных систем incorrect

построения вычислительных систем реального времени incorrect
построения вычислительных систем для баз данных incorrect

16. Любой транспьютер может одновременно образовывать
любое число параллельных процессов correct
любое число процессов реального времени incorrect
ограниченное число параллельных процессов incorrect
любое число последовательных процессов incorrect
17. Связь между транспьютерами осуществляется путем
непосредственного соединения линка одного прибора с линком другого correct
последовательного соединения линка одного прибора с линком другого incorrect

параллельного соединения линка одного прибора с линком другого incorrect
виртуального соединения линка одного прибора с линком другого incorrect
18. При передаче данных в линк вычислительный процесс в транспьютере должен
исполнить команду вывода correct
исполнить команду ввода incorrect
исполнить команду записи incorrect
исполнить команду чтения incorrect
19. Процесс, исполнивший команду вывода в транспьютере
задерживается до тех пор, пока все данные не будут переданы correct
задерживается до тех пор, пока все данные не будут приняты incorrect
задерживается до тех пор, пока все данные не будут записаны incorrect
задерживается до тех пор, пока все данные не будут прочитаны incorrect
20. При приеме данных из линка вычислительный процесс в транспьютере должен
исполнить команду ввода correct
исполнить команду вывода incorrect
исполнить команду записи incorrect
исполнить команду чтения incorrect
21. Процесс, исполнивший команду ввода в транспьютере
задерживается до тех пор, пока буфер не будет заполнен данными correct
задерживается до тех пор, пока все данные не будут переданы incorrect
задерживается до тех пор, пока все данные не будут проверены incorrect
задерживается до тех пор, пока не сработает таймер incorrect
22. Операции ввода-вывода через линк позволяют транспьютеру
синхронизировать работу с другими устройствами без использования механизма прерываний correct
синхронизировать работу с другими устройствами с использованием механизма прерываний incorrect
синхронизировать работу с другими устройствами с использованием механизма стека incorrect
синхронизировать работу с другими устройствами с использованием вектора прерываний incorrect
23. В транспьютере имеется специальный планировщик

Который производит распределение процессорного времени между параллельными процессами correct
 Который производит распределение процессорного времени между последовательными процессами incorrect
 Который производит распределение процессорного времени между виртуальными процессами incorrect
 Который производит распределение процессорного времени между локальными процессами incorrect

24. Нейрокомпьютер - это вычислительная система

Для выполнения алгоритмов в нейросетевом логическом базисе correct
 Для выполнения алгоритмов в логическом базисе реального времени incorrect

Для выполнения алгоритмов в нейросетевом пространстве incorrect
 Для выполнения алгоритмов в нейросетевом пространстве баз данных incorrect

25. Нейропроцессор состоит из двух основных блоков:

скалярного и векторного correct
 вычислительного и коммуникационного incorrect
 вычислительного и запоминающего incorrect
 матричного и интегрирующего incorrect

26. Основное назначение скалярного устройства в нейропроцессоре

подготовка данных для векторной части процессора correct
 подготовка данных для центрального процессора incorrect
 подготовка данных для удаленного процессора incorrect
 подготовка данных для процессора базы данных incorrect

27. Сложные объекты управления в иерархических системах представляют собой

Совокупность взаимосвязанных многорежимных управляемых систем correct
 Совокупность взаимосвязанных многорежимных управляющих систем incorrect

Совокупность несвязанных многорежимных управляемых систем incorrect
 Совокупность несвязанных одnoreжимных управляемых систем incorrect

28. Шина CAN (Controller Area Network) характеризуется

высокой скоростью передачи данных и высокой помехоустойчивостью correct
 высокой скоростью передачи данных и низкой помехоустойчивостью incorrect

низкой скоростью передачи данных и высокой помехоустойчивостью incorrect

низкой скоростью передачи данных и низкой помехоустойчивостью incorrect

29. Шина CAN — это

система связи для много контроллерных систем correct
 система связи для много модовых систем incorrect
 система связи для систем баз данных incorrect
 система связи для много дисковых систем incorrect

30. Высокая помехоустойчивость шины CAN достигается благодаря

подавлению синфазных помех дифференциальным приемопередатчиком correct
подавлению противофазных помех дифференциальным приемопередатчиком incorrect
подавлению синфазных помех интегральным приемопередатчиком incorrect
подавлению синфазных помех вычитающим приемопередатчиком incorrect

Тест 3

«Электроника и микропроцессорная техника»

Часть 2

(40 вопросов)

В тест входит 40 вопросов с выбором 1 правильного ответа из четырех. За каждый правильный ответ студент получает 0,5 балла.

1. Универсальные микропроцессоры с CISC-архитектурой
Это компьютер со сложным набором команд correct
Это компьютер с комплексным набором команд incorrect
Это компьютер с уникальным набором команд incorrect
Это компьютер с сокращенным набором команд incorrect
2. Универсальные микропроцессоры с RISC-архитектурой
Это компьютер с сокращенным набором команд correct
Это компьютер с комплексным набором команд incorrect
Это компьютер с расширенным набором команд incorrect
Это компьютер с уникальным набором команд incorrect
3. Многоэлементная обработка это:
Каждый вычислительный элемент осуществляет обработку порции данных от начала и до конца, элементы работают параллельно correct
Каждый вычислительный элемент осуществляет обработку порции данных от начала и до конца, элементы работают последовательно incorrect
Каждый вычислительный элемент осуществляет одну стадию обработки данных, элементы работают параллельно incorrect
Каждый вычислительный элемент осуществляет одну стадию обработки данных, элементы работают параллельно incorrect
4. Многофазная (многостадийная) обработка это:
Каждый вычислительный элемент осуществляет одну стадию обработки данных, элементы работают последовательно correct
Каждый вычислительный элемент осуществляет одну стадию обработки данных, элементы работают параллельно incorrect
Каждый вычислительный элемент осуществляет обработку порции данных от начала и до конца, элементы работают последовательно incorrect
Каждый вычислительный элемент осуществляет обработку порции данных от начала и до конца, элементы работают параллельно incorrect
5. Архитектура SISD это:
Одиночный поток команд, одиночный поток данных correct
Одиночный поток команд, множественный поток данных incorrect
Множественный поток команд, одиночный поток данных incorrect

- Множественный поток команд, множественный поток данных incorrect
6. Архитектура SIMD это:
 Одиночный поток команд, множественный поток данных correct
 Одиночный поток команд, одиночный поток данных incorrect
 Множественный поток команд, одиночный поток данных incorrect
 Множественный поток команд, множественный поток данных incorrect
7. Архитектура MISD это:
 Множественный поток команд, одиночный поток данных correct
 Множественный поток команд, множественный поток данных incorrect
 Одиночный поток команд, одиночный поток данных incorrect
 Множественный поток команд, множественный поток данных incorrect
8. Архитектура MIMD это:
 Множественный поток команд, множественный поток данных correct
 Одиночный поток команд, одиночный поток данных incorrect
 Одиночный поток команд, множественный поток данных incorrect
 Множественный поток команд, одиночный поток данных incorrect
9. Многопроцессорные системы с общей памятью это:
 Процессоры связаны с памятью через общую шину correct
 Процессоры имеют собственную память incorrect
 Процессоры имеют собственную память и соединяются в единую систему с помощью коммуникационной сети incorrect
 Процессоры имеют собственную память и работают автономно incorrect
10. Многопроцессорные системы с распределенной памятью это:
 Процессоры имеют собственную память и соединяются в единую систему с помощью коммуникационной сети correct
 Процессоры связаны с памятью через общую шину incorrect
 Процессоры имеют собственную память и не соединяются в единую систему incorrect
 Процессоры имеют собственную память и соединяются в единую систему с помощью спутниковой сети incorrect
11. В многопроцессорных системах с общей памятью существуют ограничения на число процессоров из-за:
 Конечной пропускной способности общей шины correct
 Конечной пропускной способности коммуникационной сети incorrect
 Недостаточно развитого программного обеспечения incorrect
 Недостаточно развитого аппаратного обеспечения incorrect
12. В многопроцессорных системах с распределенной памятью
 Программы, выполняемые на разных процессорах, должны быть слабо связаны correct
 Программы, выполняемые на разных процессорах, должны быть идентичными incorrect

Программы, выполняемые на разных процессорах, должны быть аналогичными
incorrect

Программы, выполняемые на разных процессорах, должны быть сильно связаны
incorrect

13. Многопроцессорные системы SMP это:

Системы с общей памятью correct

Системы с распределенной памятью incorrect

Системы с внешней памятью incorrect

Системы с виртуальной памятью incorrect

14. Многопроцессорные системы с топологией полный граф это когда:

Каждый процессор непосредственно связан с любым другим correct

Каждый процессор непосредственно связан со своим ближайшим соседом incorrect

Каждый процессор непосредственно не связан со своим ближайшим соседом
incorrect

Топология системы отображена в гиперпространстве incorrect

15. Многопроцессорные системы с топологией двумерный гиперкуб это когда:

Каждый процессор непосредственно связан со своим ближайшим соседом correct

Каждый процессор непосредственно связан с любым другим incorrect

Каждый процессор работает автономно incorrect

Топология системы отображена в гиперпространстве incorrect

16. Коммутатор внутренней памяти это:

Электронная схема, обеспечивающая оперативную коммутацию каналов передачи данных между процессорами correct

Электронная схема, обеспечивающая оперативную коммутацию каналов передачи данных между абонентами в системах передачи данных incorrect

Электронная схема, обеспечивающая оперативную коммутацию каналов передачи голосовых сообщений incorrect

Электронная схема, обеспечивающая оперативную коммутацию пакетов данных между процессорами incorrect

17. Микропроцессор с жестким алгоритмом управления

Фиксированный набор команд реализуется аппаратно correct

Фиксированный набор команд реализуется микропрограммой incorrect

Команды реализуются фиксированным набором микрокоманд incorrect

Фиксированный набор команд реализуется программно incorrect

18. Микропроцессор с микропрограммным управлением

Алгоритм управления реализуется в виде последовательности микроопераций
correct

Алгоритм управления реализуется программным путем incorrect

Алгоритм управления реализуется аппаратно incorrect

Алгоритм управления реализуется программно - аппаратным путем incorrect

19. Процессорами (машинами) баз данных называются

микропроцессорные программно- аппаратные комплексы, выполняющие функции СУБД correct

аппаратные комплексы, выполняющие функции СУБД incorrect
программные комплексы, выполняющие функции СУБД incorrect
информационные комплексы, выполняющие функции СУБД incorrect

20. Аппаратный умножитель в DSP процессоре

выполняет за 1 такт умножение с накоплением correct
выполняет умножение с накоплением за несколько тактов сдвига и сложения
incorrect
выполняет за 2 такта умножение с накоплением incorrect
выполняет за 4 такта 2 умножения с накоплением incorrect

21. Сокращение длительности командного такта DSP процессоров

обеспечивается приемами, характерными для RISC-процессоров correct
обеспечивается приемами, характерными для CISC-процессоров incorrect
обеспечивается приемами, характерными для SIMD -процессоров incorrect
обеспечивается приемами, характерными для MIMD -процессоров incorrect

22. Коммуникационный процессор

имеет собственную память и оснащен высокоскоростными внешними каналами
correct
не имеет собственной памяти, но оснащен высокоскоростными внешними каналами
incorrect
имеет собственную память и оснащен низкоскоростными внешними каналами
incorrect
не имеет собственной памяти и оснащен низкоскоростными и внешними каналами
incorrect

23. Построение процессоров с нечеткой логикой

основывается на математической теории нечетких множеств correct
основывается на математической теории конечных множеств incorrect
основывается на математической теории линейных множеств incorrect
основывается на математической теории матриц incorrect

24. Процессорами цифровой обработки сигналов

называются цифровые сигнальные процессоры DSP correct
называются аналоговые сигнальные процессоры DSP incorrect
называются цифровые процессоры реального времени DSP incorrect
называются цифро- аналоговые процессоры реального времени DSP incorrect

25. Цифровая обработка сигналов это

математическая обработка последовательности значений амплитуд сигнала correct
математическая обработка последовательности значений частот сигнала incorrect

математическая обработка последовательности значений фаз сигнала incorrect

математическая обработка последовательности значений фаз и частот сигнала
incorrect

26. Значения амплитуд измеряемых сигналов поступают в DSP процессор

в реальном масштабе времени correct

в виртуальном масштабе времени incorrect
в ускоренном масштабе времени incorrect
в заданном масштабе времени incorrect

27. Транспьютер предназначен для
построения параллельных вычислительных систем correct
построения последовательных вычислительных систем incorrect
построения вычислительных систем реального времени incorrect
построения вычислительных систем для баз данных incorrect
28. Любой транспьютер может одновременно образовывать
любое число параллельных процессов correct
любое число процессов реального времени incorrect
ограниченное число параллельных процессов incorrect
любое число последовательных процессов incorrect
29. Связь между транспьютерами осуществляется путем
непосредственного соединения линка одного прибора с линком другого correct
последовательного соединения линка одного прибора с линком другого incorrect

параллельного соединения линка одного прибора с линком другого incorrect
виртуального соединения линка одного прибора с линком другого incorrect
30. При передаче данных в линк вычислительный процесс в транспьютере должен
исполнить команду вывода correct
исполнить команду ввода incorrect
исполнить команду записи incorrect
исполнить команду чтения incorrect
31. Процесс, исполнивший команду вывода в транспьютере
задерживается до тех пор, пока все данные не будут переданы correct
задерживается до тех пор, пока все данные не будут приняты incorrect
задерживается до тех пор, пока все данные не будут записаны incorrect
задерживается до тех пор, пока все данные не будут прочитаны incorrect
32. При приеме данных из линка вычислительный процесс в транспьютере должен
исполнить команду ввода correct
исполнить команду вывода incorrect
исполнить команду записи incorrect
исполнить команду чтения incorrect
33. Процесс, исполнивший команду ввода в транспьютере
задерживается до тех пор, пока буфер не будет заполнен данными correct
задерживается до тех пор, пока все данные не будут переданы incorrect
задерживается до тех пор, пока все данные не будут проверены incorrect
задерживается до тех пор, пока не сработает таймер incorrect
34. Операции ввода-вывода через линк позволяют транспьютеру
синхронизировать работу с другими устройствами без использования механизма прерываний correct

синхронизовать работу с другими устройствами с использованием механизма прерываний incorrect
синхронизовать работу с другими устройствами с использованием механизма стека incorrect
синхронизовать работу с другими устройствами с использованием вектора прерываний incorrect

35. В транспьютере имеется специальный планировщик
Который производит распределение процессорного времени между параллельными процессами correct
Который производит распределение процессорного времени между последовательными процессами incorrect
Который производит распределение процессорного времени между виртуальными процессами incorrect
Который производит распределение процессорного времени между локальными процессами incorrect

36. Нейрокомпьютер - это вычислительная система
Для выполнения алгоритмов в нейросетевом логическом базисе correct
Для выполнения алгоритмов в логическом базисе реального времени incorrect
Для выполнения алгоритмов в нейросетевом пространстве incorrect
Для выполнения алгоритмов в нейросетевом пространстве баз данных incorrect

37. Нейропроцессор состоит из двух основных блоков:
скалярного и векторного correct
вычислительного и коммуникационного incorrect
вычислительного и запоминающего incorrect
матричного и интегрирующего incorrect

38. Основное назначение скалярного устройства в нейропроцессоре
подготовка данных для векторной части процессора correct
подготовка данных для центрального процессора incorrect
подготовка данных для удаленного процессора incorrect
подготовка данных для процессора базы данных incorrect

39. Шина CAN (Controller Area Network) характеризуется
высокой скоростью передачи данных и высокой помехоустойчивостью correct
высокой скоростью передачи данных и низкой помехоустойчивостью incorrect
низкой скоростью передачи данных и высокой помехоустойчивостью incorrect
низкой скоростью передачи данных и низкой помехоустойчивостью incorrect

40. Высокая помехоустойчивость шины CAN достигается благодаря
подавлению синфазных помех дифференциальным приемопередатчиком correct
подавлению противофазных помех дифференциальным приемопередатчиком incorrect
подавлению синфазных помех интегральным приемопередатчиком incorrect
подавлению синфазных помех вычитающим приемопередатчиком incorrect

2.4 Выполнение лабораторных работ

Часть 1, семестр 6

Перечень лабораторных работ и система оценивания:

Семестр	Наименование лабораторной работы	Кол-во баллов	Критерии оценивания
6	1. Технология подготовки и выполнения программ на Ассемблере	5	Проведены необходимые опыты и измерения; самостоятельно и рационально выбрано необходимое оборудование; все опыты проведены в условиях и режимах, обеспечивающих получение правильных результатов и выводов; соблюдены требования правил безопасности труда; в отчете правильно и аккуратно выполнены все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно выполнен анализ погрешностей.
		4	Работа выполнена полностью. Обучающийся владеет теоретическим материалом, отсутствуют ошибки при описании теории, формулирует собственные, самостоятельные, обоснованные, аргументированные суждения, допуская незначительные ошибки на дополнительные вопросы.
		3	Работа выполнена полностью. Обучающийся владеет теоретическим материалом на минимально допустимом уровне, отсутствуют ошибки при описании теории, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допуская незначительные ошибки на дополнительные вопросы.
		2	Работа выполнена полностью. Обучающийся практически не владеет теоретическим материалом, допуская ошибки по существу рассматриваемых (обсуждаемых) вопросов, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допускает ошибки при ответе на дополнительные вопросы.
		0-1	Работа выполнена полностью. Обучающийся не владеет теоретическим материалом, допуская грубые ошибки, испытывает затруднения в формулировке собственных суждений, неспособен ответить на дополнительные вопросы.
6	2. Программирование про-	5	Проведены необходимые опыты и измерения; самостоятельно и рационально

	стейших арифметических выражений с целочисленными переменными		выбрано необходимое оборудование; все опыты проведены в условиях и режимах, обеспечивающих получение правильных результатов и выводов; соблюдены требования правил безопасности труда; в отчете правильно и аккуратно выполнены все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно выполнен анализ погрешностей.
		4	Работа выполнена полностью. Обучающийся владеет теоретическим материалом, отсутствуют ошибки при описании теории, формулирует собственные, самостоятельные, обоснованные, аргументированные суждения, допуская незначительные ошибки на дополнительные вопросы.
		3	Работа выполнена полностью. Обучающийся владеет теоретическим материалом на минимально допустимом уровне, отсутствуют ошибки при описании теории, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допуская незначительные ошибки на дополнительные вопросы.
		2	Работа выполнена полностью. Обучающийся практически не владеет теоретическим материалом, допуская ошибки по сущности рассматриваемых (обсуждаемых) вопросов, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допускает ошибки при ответе на дополнительные вопросы.
		0-1	Работа выполнена полностью. Обучающийся не владеет теоретическим материалом, допуская грубые ошибки, испытывает затруднения в формулировке собственных суждений, неспособен ответить на дополнительные вопросы.
6	3. Ввод-вывод и преобразование числовых данных	5	Проведены необходимые опыты и измерения; самостоятельно и рационально выбрано необходимое оборудование; все опыты проведены в условиях и режимах, обеспечивающих получение правильных результатов и выводов; соблюдены требования правил безопасности труда; в отчете правильно и аккуратно выполнены все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно выполнен анализ погрешностей.
		4	Работа выполнена полностью. Обучающийся владеет теоретическим материалом, отсутствуют ошибки при описании теории, формулирует собственные, самостоятельные, обоснованные, аргументиро-

			ванные суждения, допуская незначительные ошибки на дополнительные вопросы.
		3	Работа выполнена полностью. Обучающийся владеет теоретическим материалом на минимально допустимом уровне, отсутствуют ошибки при описании теории, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допуская незначительные ошибки на дополнительные вопросы.
		2	Работа выполнена полностью. Обучающийся практически не владеет теоретическим материалом, допуская ошибки по существу рассматриваемых (обсуждаемых) вопросов, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допускает ошибки при ответе на дополнительные вопросы.
		0-1	Работа выполнена полностью. Обучающийся не владеет теоретическим материалом, допуская грубые ошибки, испытывает затруднения в формулировке собственных суждений, неспособен ответить на дополнительные вопросы.
6	4. Программирование разветвлений	5	Проведены необходимые опыты и измерения; самостоятельно и рационально выбрано необходимое оборудование; все опыты проведены в условиях и режимах, обеспечивающих получение правильных результатов и выводов; соблюдены требования правил безопасности труда; в отчете правильно и аккуратно выполнены все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно выполнен анализ погрешностей.
		4	Работа выполнена полностью. Обучающийся владеет теоретическим материалом, отсутствуют ошибки при описании теории, формулирует собственные, самостоятельные, обоснованные, аргументированные суждения, допуская незначительные ошибки на дополнительные вопросы.
		3	Работа выполнена полностью. Обучающийся владеет теоретическим материалом на минимально допустимом уровне, отсутствуют ошибки при описании теории, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допуская незначительные ошибки на дополнительные вопросы.
		2	Работа выполнена полностью. Обучающийся практически не владеет

			теоретическим материалом, допуская ошибки по сущности рассматриваемых (обсуждаемых) вопросов, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допускает ошибки при ответе на дополнительные вопросы.
		0-1	Работа выполнена полностью. Обучающийся не владеет теоретическим материалом, допуская грубые ошибки, испытывает затруднения в формулировке собственных суждений, неспособен ответить на дополнительные вопросы.

Часть 2, семестр 7

Перечень лабораторных работ и система оценивания:

Семестр	Наименование лабораторной работы	Кол-во баллов	Критерии оценивания
7	1. Команды пересылки данных микропроцессора Intel: память → регистр; регистр → память	5	Проведены необходимые опыты и измерения; самостоятельно и рационально выбрано необходимое оборудование; все опыты проведены в условиях и режимах, обеспечивающих получение правильных результатов и выводов; соблюдены требования правил безопасности труда; в отчете правильно и аккуратно выполнены все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно выполнен анализ погрешностей.
		4	Работа выполнена полностью. Обучающийся владеет теоретическим материалом, отсутствуют ошибки при описании теории, формулирует собственные, самостоятельные, обоснованные, аргументированные суждения, допуская незначительные ошибки на дополнительные вопросы.
		3	Работа выполнена полностью. Обучающийся владеет теоретическим материалом на минимально допустимом уровне, отсутствуют ошибки при описании теории, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допуская незначительные ошибки на дополнительные вопросы.
		2	Работа выполнена полностью. Обучающийся практически не владеет теоретическим материалом, допуская ошибки по сущности рассматриваемых (обсуждаемых) вопросов, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допускает ошибки при ответе на дополнительные вопросы.

		0-1	Работа выполнена полностью. Обучающийся не владеет теоретическим материалом, допуская грубые ошибки, испытывает затруднения в формулировке собственных суждений, неспособен ответить на дополнительные вопросы.
7	2. Команды пересылки данных микропроцессора Intel: данные в память; данные в регистр	5	Проведены необходимые опыты и измерения; самостоятельно и рационально выбрано необходимое оборудование; все опыты проведены в условиях и режимах, обеспечивающих получение правильных результатов и выводов; соблюдены требования правил безопасности труда; в отчете правильно и аккуратно выполнены все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно выполнен анализ погрешностей.
		4	Работа выполнена полностью. Обучающийся владеет теоретическим материалом, отсутствуют ошибки при описании теории, формулирует собственные, самостоятельные, обоснованные, аргументированные суждения, допуская незначительные ошибки на дополнительные вопросы.
		3	Работа выполнена полностью. Обучающийся владеет теоретическим материалом на минимально допустимом уровне, отсутствуют ошибки при описании теории, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допуская незначительные ошибки на дополнительные вопросы.
		2	Работа выполнена полностью. Обучающийся практически не владеет теоретическим материалом, допуская ошибки по существу рассматриваемых (обсуждаемых) вопросов, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допускает ошибки при ответе на дополнительные вопросы.
		0-1	Работа выполнена полностью. Обучающийся не владеет теоретическим материалом, допуская грубые ошибки, испытывает затруднения в формулировке собственных суждений, неспособен ответить на дополнительные вопросы.
7	3. Команды пересылки данных микропроцессора Intel из аккумулятора в память и из памяти в аккумулятор	5	Проведены необходимые опыты и измерения; самостоятельно и рационально выбрано необходимое оборудование; все опыты проведены в условиях и режимах, обеспечивающих получение правильных результатов и выводов; соблюдены

			требования правил безопасности труда; в отчете правильно и аккуратно выполнены все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно выполнен анализ погрешностей.
		4	Работа выполнена полностью. Обучающийся владеет теоретическим материалом, отсутствуют ошибки при описании теории, формулирует собственные, самостоятельные, обоснованные, аргументированные суждения, допуская незначительные ошибки на дополнительные вопросы.
		3	Работа выполнена полностью. Обучающийся владеет теоретическим материалом на минимально допустимом уровне, отсутствуют ошибки при описании теории, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допуская незначительные ошибки на дополнительные вопросы.
		2	Работа выполнена полностью. Обучающийся практически не владеет теоретическим материалом, допуская ошибки по сущности рассматриваемых (обсуждаемых) вопросов, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допускает ошибки при ответе на дополнительные вопросы.
		0-1	Работа выполнена полностью. Обучающийся не владеет теоретическим материалом, допуская грубые ошибки, испытывает затруднения в формулировке собственных суждений, неспособен ответить на дополнительные вопросы.
7	4. Команды пересылки данных микропроцессора Intel из памяти в сегментный регистр и из сегментного регистра в аккумулятор	5	Проведены необходимые опыты и измерения; самостоятельно и рационально выбрано необходимое оборудование; все опыты проведены в условиях и режимах, обеспечивающих получение правильных результатов и выводов; соблюдены требования правил безопасности труда; в отчете правильно и аккуратно выполнены все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно выполнен анализ погрешностей.
		4	Работа выполнена полностью. Обучающийся владеет теоретическим материалом, отсутствуют ошибки при описании теории, формулирует собственные, самостоятельные, обоснованные, аргументированные суждения, допуская незначительные ошибки на дополнительные вопросы.
		3	Работа выполнена полностью. Обучающийся

			владеет теоретическим материалом на минимально допустимом уровне, отсутствуют ошибки при описании теории, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допуская незначительные ошибки на дополнительные вопросы.
		2	Работа выполнена полностью. Обучающийся практически не владеет теоретическим материалом, допуская ошибки по существу рассматриваемых (обсуждаемых) вопросов, испытывает затруднения в формулировке собственных обоснованных и аргументированных суждений, допускает ошибки при ответе на дополнительные вопросы.
		0-1	Работа выполнена полностью. Обучающийся не владеет теоретическим материалом, допуская грубые ошибки, испытывает затруднения в формулировке собственных суждений, неспособен ответить на дополнительные вопросы.

3. Оценочные средства для проведения промежуточного контроля (промежуточной аттестации)

Семестр	Вид промежуточной аттестации	Вид контрольного мероприятия	Балльные оценки
6	Экзамен	Тестовые задания Вопросы к экзамену	0-20 0-30
7	Экзамен	Тестовые задания Вопросы к экзамену	0-20 0-30

3.1. Тестовые задания

Тестовые задания промежуточной аттестации представляют собой совокупность тестовых вопросов текущего контроля.

3.2 Комплексное задание (билет для зачета)

Билеты зачета равноценны по трудности, одинаковы по структуре, параллельны по расположению заданий. В билете два вопроса.

3.2.1 Вопросы на зачете/экзамене (экзаменационные вопросы)

Часть 1, семестр 6

1. Арифметические и логические операции. Представление логических переменных
2. Конъюнктор, дизъюнктор, инвертор. Временные диаграммы
3. Арифметико-логическое устройство. Запоминание результатов операций. Запоминающие элементы.
4. Назначение устройства управления в процессоре
5. Структура команд процессора
6. Счетчик команд
7. Регистр команд
8. Структурная схема микро ЭВМ
9. Триггеры. Синхронные и асинхронные триггеры
10. RS триггеры. Принцип работы RS триггера
11. Таблица истинности и временные диаграммы RS триггера
12. Синхронный RS триггер, временные диаграммы
13. Двухступенчатый синхронный RS триггер, временные диаграммы
14. JK – триггер, таблица истинности, временные диаграммы
15. T - триггер, таблица истинности, временные диаграммы
16. Счетный триггер. Счетный триггер на D - триггере
17. D - триггер, таблица истинности, временные диаграммы
18. D - триггер с динамическим управлением
19. Регистр. Регистр с третьим состоянием
20. Стек. Хранилище данных магазинного типа. Глубина стека. Указатель стека
21. Асинхронный двоичный счетчик. Суммирующие и вычитающие счетчики
22. Счетчики по произвольному основанию
23. Дешифраторы. Линейный дешифратор
24. Дешифраторы. Двухкаскадный дешифратор
25. Дешифраторы. Матричный дешифратор
26. Шифраторы
27. Мультиплексоры
28. Сумматоры
29. Команды процессора (команды пересылки данных, команды

управления, команды обращения к подпрограммам, команды операций, команды ввода/вывода)

30. Способы адресации (прямая, косвенная, относительная, индексная, непосредственная)

31. Регистры микропроцессора Intel

32. Формат команды микропроцессора Intel

33. Шинная организация ЭВМ. Шинная организация современной микроЭВМ

34. Интегрированный контроллер системной шины

35. Конвертор системной шины

36. Передача информации по шинам микро ЭВМ. Асинхронный и синхронный режим

37. Стробирование сигналов на шинах данных. Временные диаграммы. Стробирование по уровню и стробирование по фронту

38. Передача данных по шине – по методу “запрос - ответ”. Временные диаграммы.

39. Организация ввода/вывода вычислительных систем. Функции подсистемы ввода/вывода

40. Адресация внешнего устройства

41. Ввод/вывод по опросу готовности внешнего устройства

42. Ввод/вывод по прерыванию

43. Подсистема прерываний

44. Векторные прерывания

Часть 2, семестр 7

1. Концепция построения средств автоматизации

2. Классификация систем управления

3. Микропроцессорные системы управления объектами

4. Способы параллельной обработки данных

5. Классификация систем параллельной обработки данных

6. Одиночный поток команд и данных (SISD)

7. Одиночный поток команд и множественный поток данных (SIMD)

8. Множественный поток инструкций и одиночный поток данных (MISD)

9. Множественный поток команд и множественный поток данных

10. Классификация мультипроцессорных систем по способу организации основной памяти

11. Мультипроцессорные системы с общей памятью

12. Мультипроцессорные системы с общей памятью

13. Мультипроцессорные системы с распределенной системой

14. Мультипроцессорные системы с общей памятью типа SMP

15. Кластерные системы
16. Мультипроцессорные системы с распределенной памятью
17. Классификация микропроцессоров
18. Способы реализации команд процессора
19. Построение современных микропроцессорных систем
20. Классификация микропроцессоров по назначению
21. Специализированные микропроцессоры
22. Аналоговые микропроцессоры
23. Ассоциативные процессоры
24. Матричные процессоры
25. Многомодальная логика
26. Коммутационные процессоры
27. Процессоры баз данных
28. Операции с нечеткими множествами
29. Алгоритм решения задач с нечеткой логикой
30. Берклийская архитектура
31. Стенфордская архитектура
32. Принципы RISC-архитектуры
33. Особенности архитектуры DSP (аппаратный умножитель, сокращение длительности командного такта, наличие внутренней памяти на кристалле процессора, параллельная обработка данных)
34. Транспьютеры
35. Нейрокомпьютеры
36. Концепция нейрокомпьютеров

Критерии оценивания

Суммарно оцениваются ответы на вопросы. Ответы должны быть развернутыми, полными. Каждый правильный ответ на вопрос оценивается до 15 баллов в зависимости от полноты ответа.

Оценивается полнота раскрытия материала; логичность изложения материала; умение иллюстрировать конкретными примерами; знание формул, терминологии, обозначений; использование профессиональной терминологии; демонстрация усвоенного ранее материала; самостоятельность в изложении материала.

Пример балльной системы оценивания:

Критерии оценивания	Количество баллов
<ul style="list-style-type: none">– полно раскрыто содержание материала;– материал изложен грамотно, в определенной логической последовательности;– продемонстрировано системное и глубокое знание материала;– точно используется терминология;– показано умение иллюстрировать теоретические положения конкретными примерами, применять их в новой ситуации;– продемонстрировано усвоение ранее изученных сопутствующих вопросов;– ответ дан самостоятельно, без наводящих вопросов;– продемонстрирована способность творчески применять знание теории к решению профессиональных задач;– допущены одна-две неточности при освещении второстепенных вопросов, которые исправляются по замечанию;	10-15
<ul style="list-style-type: none">– вопросы излагаются систематизировано и последовательно;– продемонстрировано умение анализировать материал, однако не все выводы носят аргументированный и доказательный характер;– продемонстрировано усвоение основной литературы;– ответ удовлетворяет в основном требованию на максимальную оценку, но при этом имеет один из недостатков: в изложении допущены небольшие пробелы, не искажившие содержание ответа; допущены один-два недочета при освещении основного содержания ответа, исправленные по замечанию преподавателя;– допущены ошибка или более двух недочетов при освещении второстепенных вопросов, которые легко исправляются по замечанию преподавателя;	7-9
<ul style="list-style-type: none">– неполно или непоследовательно раскрыто содержание материала, но показано общее понимание вопроса и продемонстрированы умения, достаточные для дальнейшего усвоения материала;– усвоены основные категории по рассматриваемому и дополнительным вопросам;– имелись затруднения или допущены ошибки в определении понятий, использовании терминологии, исправленные после нескольких наводящих ответов;– неполное знание теоретического материала, обучающийся не может применить теорию в новой ситуации;– продемонстрировано усвоение основной литературы;	4-6
<ul style="list-style-type: none">– не раскрыто основное содержание учебного материала либо отказ от ответа;– обнаружено незнание или непонимание большей или наиболее важной части учебного материала;– допущены ошибки в определении понятий, при использовании терминологии, некоторые не исправлены после нескольких наводящих вопросов.	1-3
-ответ не получен.	0

Пример балльной системы оценивания вопросов:

Задание	Критерии оценивания	Количество баллов
Теоретический вопрос № 1	– полно раскрыто содержание материала; – материал изложен грамотно, в определенной логической последовательности; – продемонстрировано системное и глубокое знание материала; – точно используется терминология; – показано умение иллюстрировать теоретические положения конкретными примерами, применять их в новой ситуации; – продемонстрировано усвоение ранее изученных сопутствующих вопросов; – допущены одна-две неточности при освещении второстепенных вопросов, которые исправляются по замечанию;	0-15
Теоретический вопрос № 2	– полно раскрыто содержание материала; – материал изложен грамотно, в определенной логической последовательности; – продемонстрировано системное и глубокое знание материала; – точно используется терминология; – показано умение иллюстрировать теоретические положения конкретными примерами, применять их в новой ситуации; – продемонстрировано усвоение ранее изученных сопутствующих вопросов; – допущены одна-две неточности при освещении второстепенных вопросов, которые исправляются по замечанию;	0-15

3.3. Курсовая работа (курсовой проект)

Курсовая работа учебным планом не предусмотрена